# HERA-B Siliziumstreifendetektoren zum Einsatz als Myonen Spur Monitor



Diplomarbeit der Fakultät für Physik der Ludwig-Maximilians-Universität München

vorgelegt von

**Anton Kopatsch** 

geboren in München

München, den 22.06.2010

Erstgutachter: Prof. Dr. Otmar Biebel Zweitgutachter: Prof. Dr. Christian Kiesling

# Inhaltsverzeichnis

1	Eini	eitung	J
2	Gru	ndlagen	3
	2.1	Das HERA-B Experiment	3
		2.1.1 Aufbau des Hera-B Detektors	3
		2.1.2 Der HERA-B Siliziumvertexdetektor	3
	2.2	Grundprinzip eines Halbleiterdetektors	4
	2.3	Halbleiter	5
	2.4	Diode	6
	2.5	Aufbau der HERA-B Siliziumstreifenzähler	7
		2.5.1 Detektorspannung	ç
		2.5.2 Leckstrom	ç
		2.5.3 Strom-Spannungs-Kennlinie des einseitigen HERA-B Moduls KS3	10
	2.6	Schäden durch Strahlung bei Siliziumdetektoren	12
		2.6.1 Eigenschaften eines bestrahlten Detektors	14
	2.7	Rauschverhalten	14
	2.8	Energieverlust minimal-ionisierender Teilchen	15
	2.9	Teilchennachweis	17
		2.9.1 Räumliche Auflösung	8
3	Test	-Myonen-Messungen mit ZEUS Detektoren	19
	3.1		19
	5.1		19
			20
			21
	3.2		22
	0.2		22
			24
		<u> </u>	25
	3.3		25
4	Dom	HERA-B Siliziumstreifendetektor	29
4	4.1		29
	4.1		25 30
	4.2		31
			32
			35
			35
		T.2.T ITIESCI-Latericy und Signaturining	,_

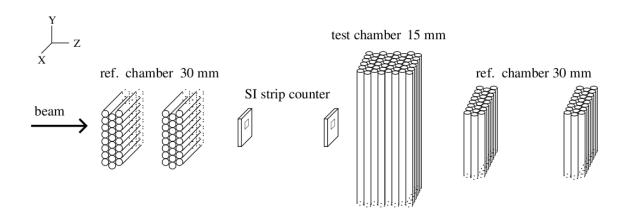
		4.2.5	Datenausgabe	35			
		4.2.6	CMOS-und LVDS-Logikpegel	37			
		4.2.7	Detektor-Spannungsversorgungsschema	38			
5	Inbe	triebna	hme eines Detektormoduls	41			
	5.1	Aufba	u zur Inbetriebnahme des Helix-Chips über die Testpulsfunktion	41			
		5.1.1	PC und I/O-Register	41			
		5.1.2	Pegelwandler	45			
	5.2	Messu	ngen am Testboard	47			
	5.3	Messungen am einseitigen Detektormodul KS3					
	5.4	Versuc	chsaufbau zum Nachweis von Myonen	49			
		5.4.1	Anforderungen an den zweiten Versuchsaufbau	49			
		5.4.2	Realisierung	50			
6	Mess	sungen	und Datenauswertung der einseitigen Detektormodule	55			
	6.1	Dateny	verarbeitung	55			
		6.1.1	Rohdaten	55			
		6.1.2	Mittelwert und Standardabweichung	56			
		6.1.3	Aufbereitetes Rohdatensignal	56			
		6.1.4	Testpuls-Treppenstufenfunktion	57			
	6.2	Messu	ngen mit der Testpuls-Treppenstufenfunktion	57			
		6.2.1	Test der Ausleseelektronik der einseitigen Module KS3, KS4, KS6				
		D 1 0	und KS10	60			
	6.3		hape	60			
		6.3.1	Rauschverhalten	64			
7	Nacl	Nachweis kosmischer Myonen 6					
	7.1	Pulshö	Shenspektrum	68			
		7.1.1	Trefferverteilung und deren Korrelation mit den angesprochenen				
			Pipelinezellen	69			
		7.1.2	Signal-zu-Rausch-Verhältnis	70			
8	Zusa	ımmeni	fassung und Ausblick	71			
Lit	teratu	ırverzei	ichnis	75			
4 1	1 11 1			7.			
ΑÜ	DIIQU	ngsver	zeichnis	76			
Ta	beller	iverzeio	chnis	<b>79</b>			
An	hang			83			
Da	Danksagung						

# **Kapitel 1**

# **Einleitung**

Am Lehrstuhl Schaile der LMU München in Garching werden experimentell die Eigenschaften der Elementarteilchenphysik und ihre Wechselwirkungen untersucht, die durch das sogenannte Standardmodell der Teilchenphysik beschrieben werden. Unter anderem ist der Lehrstuhl Schaile am ATLAS-Experiment (A Toroidal LHC ApparatuS) am Cern bei Genf beteiligt. Atlas ist einer der vier Detektoren, die für den Protonenspeicherring LHC am Cern gebaut wurden. Die Atlas-Arbeitsgruppe der LMU München ist an der Detektor- und Software-Entwicklung für das Myonenspektrometer beteiligt. Im Labor werden die ATLAS-Driftröhren auf ihr Verhalten und ihre Funktion untersucht. Um bei Teststrahlmessungen beim H8-Experiment, Abb. 1.1, am Cern Referenzspuren hochenergetischer Myonen festlegen zu können, soll ein Teleskop aus mehreren Streifendetektoren des früheren HERA-B Experiments aufgebaut werden. Diese so festgelegte Myonspur soll anschließend mit Messgrößen zu testender Driftröhren oder Mikropatterndetektoren verglichen werden. Je zwei doppel- und einseitige Streifendetektoren mit 50  $\mu$ m Streifenabstand und 1280  $\times$ 1024 Streifen bei doppelseitiger Bestückung ermöglichen die zweidimensionale Bestimmung einer Myonspur mit einer hohen Ortsauflösung von kleiner als 20  $\mu$ m. Die Auslese der Detektormodule basiert auf Helix128 Front-End-Chips [1]. Die Ausgänge von 128 ladungsempfindlichen Vorverstärkern und Pulsformern gehen auf einen Pipelinespeicher der Speichertiefe 128, gefolgt von einem Analogmultiplexer. Ein doppelseitiger Detektor wird von 18 Helix-Chips ausgelesen, ein einseitiger von 10. Der Helix-Chip wurde für kontinuierliches Auslesen synchron zur Bunch-Frequenz des HERA-B Experimentes von 10.41 MHz entwickelt. Um kosmische Myonen und Teststrahlmyonen zu vermessen, sind ein spezieller Messaufbau sowie eine spezielle Ausleseelektronik der Detektoren notwendig.

In dieser Diplomarbeit werden zunächst die grundlegenden Funktionen der HERA-B Siliziumstreifendetektoren und der sich darauf befindenden Helix.128.2.2-Auslesechips dargelegt. Im Anschluss wird ein Messsystem vorgestellt, mit dem es möglich ist, kosmische Myonen nachzuweisen. Zu diesem Zweck wurde eine spezielle Ausleseelektronik entwickelt, die es zum einen ermöglicht, den HELIX-Chip zu programmieren, und zum anderen, die Ausgangssignale des Chips in digitaler Form zu speichern. Die gewonnenen Rohdaten müssen anschließend aufbereitet und analysiert werden. Dafür wurde ein eigens für diesen Zweck geschriebenes Datenanalyse-Programm verwendet.



**Abbildung 1.1:** H8 Messplatz 120-180GeV  $\mu$ -Strahl

# **Kapitel 2**

## Grundlagen

## 2.1 Das HERA-B Experiment

HERA-B war eines der vier Experimente am HERA-Speicherring am Deutschen Elektronsynchrotron (DESY) in Hamburg. Eines der Ziele des Experiments war es, die CP-Verletzung im Zerfall von B-Mesonen im sogenannten goldenen Zerfallskanal  $B \rightarrow J/\Psi + K_s$  zu messen. Bei HERA handelt es sich um einen Doppelspeicherring für Elektronen und Protonen mit einem Umfang von 6335.8 m. Die beiden Teilchenstrahlen werden in separaten Strahlrohren mit entgegengesetzter Umlaufrichtung geführt. Die gespeicherten Protonen haben eine Strahlenenergie von  $E_s$ =920 GeV, die Elektronen von 27.5 GeV. Der HERA-Protonenring wird mit einer Taktfrequenz von 10.41 MHz betrieben.

#### 2.1.1 Aufbau des Hera-B Detektors

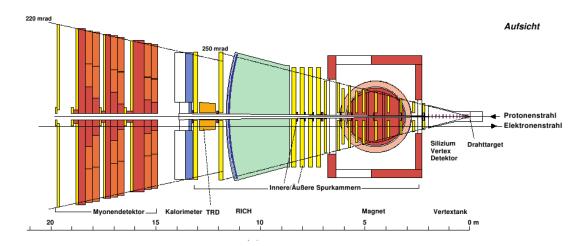
HERA-B ist als Vorwärtsspektrometer konzipiert und besitzt eine konische Form. Eine Aufsicht des HERA-B Detektors ist in Abb. 2.1 gezeigt. Das Drahttarget und der Siliziumvertexdetektor befinden sich in einem 2.20 m langen Vakuumtank, durch den der HERA-Protonenstrahl hindurchgeführt wird. Der Vertexdetektor hat die Aufgabe, primäre und sekundäre Vertizes mit hoher Ortsauflösung zu vermessen. Als primären Vertex bezeichnet man den Ort der inelastischen Wechselwirkung eines Protons mit dem Target. Ein sekundärer Vertex ist der Zerfallsort eines langlebigen ( t> 10<sup>-12</sup>s) Teilchens. An den Vertexdetektor schließt sich der Spektrometermagnet an, der zur Impulsmesssung geladener Teilchen benötigt wird. Im Magneten und dahinter befinden sich die inneren und äußeren Spurkammern. Zur Unterscheidung von Pionen und und Kaonen besitzt HERA-B einen ringabbildenden Cerenkovzähler. Ein elektromagnetisches Kalorimeter dient zur Energiemessung und zur Identifikation von Elektronen und Positronen.

In den massiven Abschirmschilden des Myondetektors werden Hadronen absorbiert. Lediglich Myonen mit einem Impuls größer als 4.5 GeV/c dringen durch die Abschirmung hindurch.

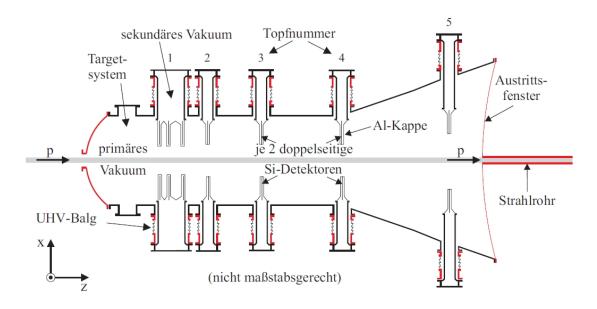
#### 2.1.2 Der HERA-B Siliziumvertexdetektor

Die Siliziumstreifendetektoren befanden sich in einem sogenannten Roman-Pot-System (Abb. 2.2).

Mit diesem System können Teilchen, die unter einem kleinen Winkel in der Nähe der Wechselwirkungszone entstehen, detektiert werden. Dafür befand sich am Vertex ein 2.2 m langer



**Abbildung 2.1:** Aufsicht des HERA-B Detektors [1].



**Abbildung 2.2:** Schematische Darstellung des Vertexdetektortanks [1].

Vakuumtank aus Edelstahl, in dem das primäre Vakuum des HERA-B-Rings herrschte. Im sekundären Vakuum waren die Siliziumdetektoren in verfahrbaren Töpfen angebracht. Dadurch konnten die Detektoren bei stabilen Strahlbedingungen an den Strahl herangefahren werden, bis die aktiven Flächen der Detektoren sich in einem Abstand von 10 mm zum Strahl befanden. Die durchschnittliche Strahlenbelastung eines Detektors betrug in einem HERA-B-Jahr  $4.5 \times 10^{13} Teilchen/cm^2$ . Durch Akkumulieren dieser hohen Strahlung entstanden Strahlenschäden an den Detektoren. Eine Folge davon sind erhöhte Leckströme und schlechtere Signal-zu-Rausch-Verhältnisse.

## 2.2 Grundprinzip eines Halbleiterdetektors

Das Grundprinzip eines Siliziumdetektors (Abb. 2.3) ist eine Diode, die in Sperrrichtung betrieben wird. Durch den Betrieb des Detektors in Sperrrichtung entsteht eine Verarmungszone, in der sich keine freien Ladungsträger befinden. Ein ionisierendes Teilchen, das

2.3. Halbleiter 5

den Detektor durchquert, erzeugt in der Verarmungszone Elektron-Loch-Paare, die zu der Elektrode driften und auf den Auslesestreifen eine Spiegelladung erzeugen. Die einzelnen Auslesestreifen sind an einen ladungsempfindlichen Vorverstärker angeschlossen, der die Ladungen in ein Spannungssignal umwandelt. Um zu verhindern, dass der Detektorstrom über den Ausleseverstärker fließen kann, besteht zwischen Elektrode und Ausleseverstärker eine rein kapazitive Kopplung.

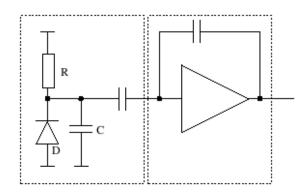


Abbildung 2.3: Ersatzschaltbild eines Siliziumdetektors

#### 2.3 Halbleiter

Ausgangsmaterial für einen Siliziumstreifendetektor oder eine Diode ist ein Siliziumeinkristall. Silizium ist ein Element der 4. Hauptgruppe und besitzt daher vier Valenzelektronen. Aufgrund der speziellen elektrischen Eigenschaft von Silizium, nämlich dass es bei tiefen Temperaturen eine geringe Leitfähigkeit besitzt, die aber bei steigender Temperatur stark ansteigt, zählt Silizium zu den Elementhalbleitern. Bei einem Halbleiter liegt im Bändermodell die Fermieenergie zwischen Valenz-und Leitungsband. Das hat zur Folge, dass bei T = 0 K das Valenzband voll besetzt ist und das Leitungsband leer ist. Im Gegensatz zu Isolatoren ist bei Halbleitern der Bandabstand zwischen Valenz- und Leitungsband deutlich kleiner. Durch eine relativ geringe Energiezufuhr lassen sich die Elektronen vom Valenzband ins Leitungsband heben.

Bei Silizium hat jedes Atom bei kovalenter Bindung vier nächste Nachbarn (Diamantstruktur) und ist mit einem Valenzelektronenpaar pro Bindung beteiligt. Das Valenzelektronenpaar befindet sich zwischen den Nachbaratomen. Durch Einbauen von Fremdatomen in das Kristallgitter von Silizium lassen sich die elektrischen Eigenschaften wesentlich beeinflussen. Diesen Vorgang nennt man Dotierung. Technisch lässt sich die Dotierung auf zwei verschiedene Weisen erreichen:

- Der Kristall wird bei hohen Temperaturen in einen heißen Dampf von Fremdatomen gebracht, wodurch sich die Fremdatome durch Diffusion im Kristall verbreiten.
- Bei der zweiten Methode wird die Ionen-Implantation verwendet, bei der die Fremdatome bei Energien von 100eV-keV in den Kristall eingeschossen werden.

Durch den Vorgang der Dotierung werden die Fremdatome entweder auf Zwischengitterplätzen oder auf regulären Gitterplätzen eingebaut. Die dotierten Atome sind im Kristall Störstellen, weswegen man einen solchen Kristall auch als störstellendotiert bezeichnet. Die relative Fremdatomkonzentration ist bei solchen Dotierungen im Allgemeinen sehr klein  $(10^{-8}-10^{-4})$ . Fremdatome im Kristall mit mehr Valenzelektronen fungieren beim Einbau ins Kristallgitter als Elektronendonatoren<sup>1</sup>, Atome mit weniger Valenzelektronen als Elektronenakzeptoren<sup>2</sup>. Sind die Akzeptoren im Kristall in der Überzahl, so handelt es sich um einen p-Typ-Kristall. Überwiegen die Donatoren, so ist es ein n-Typ-Kristall. Akzeptoren sind Elemente der 3. Hauptgruppe und besitzen drei Valenzelektronen. Durch Einbau von dreiwertigen Atomen in ein Kristall aus vierwertigen Atomen ( z.B. Silizium ) entsteht eine Leerstelle (Löcher), die freie Elektronen aufnehmen kann. Donatoren sind Elemente der 5. Hauptgruppe und besitzen fünf Valenzelektronen. Die fünfwertigen Atome (z.B.Phosphor) tragen mit vier Valenzelektronen zur kovalenten Bindung bei. Auf das fünfte Valenzelektron wirkt im Wesentlichen nur die Coulombkraft vom Ionenrumpf seines dazugehörigen Atoms. Dies hat zur Folge, dass das fünfte Elektron eine viel kleinere Bindungsenergie hat als die Elektronen, die an der kovalenten Bindung beteiligt sind. Die Bindungsenergie des fünften Elektrons mit einer effektiven Masse  $m_e^*$  und der Hauptquantenzahl n ist nach dem Bohrschen Modell gegeben durch [2]

$$E_n(\varepsilon, n) = -\frac{1}{2} \frac{e^4 m_e^*}{(4\pi\varepsilon\varepsilon_0 \hbar)^2} \frac{1}{n^2},\tag{2.1}$$

Daraus folgt für die Radien

$$r_n = \frac{4\pi\varepsilon_0\varepsilon\hbar^2}{m_*^2e^2}n^2,\tag{2.2}$$

Daraus folgt für Silizium wenn  $m_e^*/m_e \approx 0,3$  und  $\varepsilon \approx 12$  für n=1 [2]

$$E_1 = -13, 6eV \frac{m_e^*}{m_e} \frac{1}{\varepsilon^2} \approx -28meV, \qquad (2.3)$$

$$r_1 = 0,0053nm\frac{m_e}{m_e^*}\varepsilon \approx 2nm, \qquad (2.4)$$

Dies zeigt, dass das fünfte Hüllenelektron über viele Gitteratome delokalisiert ist und deswegen als quasi freies Elektron angesehen werden kann. Durch Zuführen einer relativ kleinen Energie lässt sich das Elektron vom Valenzband ins Leitungsband heben, so dass es an der elektrischen Leitung teilnimmt.

#### 2.4 Diode

Die Diode ist ein elektrisches Bauelement, das den Strom nur in eine Richtung fließen lässt, die Durchlassrichtung. Technisch realisiert wird eine Diode, indem man einen n-dotierten und einen p-dotierten Halbleiter in Kontakt miteinander bringt. Bei diesem sogenannten pn-Übergang kommt es aufgrund des Elektronenüberschusses auf der n-Seite und des Löcherüberschusses auf der p-Seite zur Diffusion. Die beweglichen Leitungselektronen diffundieren vom n-Teil in den p-Teil, wo sie von den Akzeptoren aufgenommen werden oder mit den Löchern rekombinieren. Die beweglichen Löcher diffundieren vom p-Teil in den n-Teil, wo sie mit den Elektronen rekombinieren. Dadurch entsteht am pn-Übergang eine Verarmungszone, in der sich keine freien Ladungsträger mehr befinden. In Abbildung 2.4 ist diese Verarmungszone grün dargestellt. Die Ladungen sammeln sich an den Grenzschichten der Verarmungszone und wegen des so entstehenden elektrischen Feldes kommt es zu einem stationären Zustand.

<sup>&</sup>lt;sup>1</sup>Elektronenspender

<sup>&</sup>lt;sup>2</sup>Elektronenempfänger



Abbildung 2.4: pn-Übergang

Durch Anlegen einer äußeren Spannung, bei der die Diode in Sperrrichtung betrieben wird (n-Seite positiv gegenüber p-Seite), lässt sich die Verarmungszone vergrößern (Abb.2.5). Beim Detektor bewirkt die Vergrößerung der Verarmungszone eine Erhöhung des sensitiven Volumens, in dem ionisierende Teilchen nachgewiesen werden können.



**Abbildung 2.5:** Vergrößerung der Verarmungszone durch Anlegen einer äußeren Spannung (Diode in Sperrrichtung)

#### 2.5 Aufbau der HERA-B Siliziumstreifenzähler

Ausgangsmaterial für Siliziumstreifendetektoren ist eine Scheibe eines Siliziumeinkristalls, die das Substrat des Detektors bildet. In der Regel besitzt das Substrat eine Dicke von 280  $\mu$ m. Bei dem Substrat handelt es sich um fast hochreines Si-Material. Allerdings ist das Substrat durch Verunreinigungen mit Phosphor während der Produktion leicht n-dotiert und wird deshalb als n-Substrat bezeichnet. In Abb. 2.6 ist ein Teil eines einseitigen Siliziumstreifendetektors zu sehen, der auf einem n-Substrat basiert.

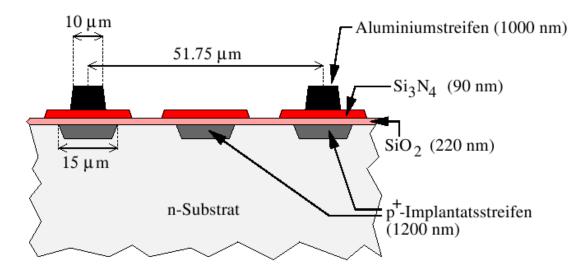
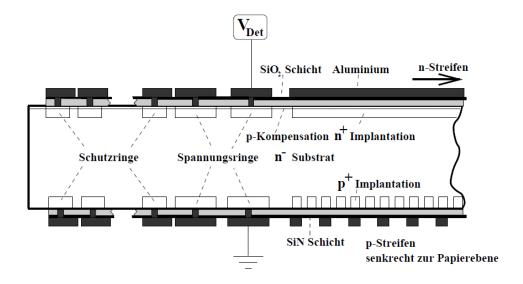


Abbildung 2.6: Querschnitt der Oberseite eines Siliziumstreifendetektors [1]

Um den Ort eines Teilchendurchgangs bestimmen zu können, werden auf der Oberseite des

n-Substrats 1280 hochdotierte p-Streifen implantiert. Die p-Streifen haben eine Breite von 15 μm und der Abstand von Streifen zu Streifen beträgt 25.8 μm. Die Seite des Detektors, auf der sich die p-Streifen befinden, wird als p-Seite bezeichnet. Über die p-Streifen wird eine durchgehende isolierende Silizium-Dioxid-Schicht (SiO<sub>2</sub>) aufgetragen und auf der Oberseite dieser SiO<sub>2</sub>-Schicht werden Aluminiumstreifen aufgebracht, die mit der Ausleseelektronik verbunden sind. Die Aluminiumstreifen befinden sich exakt über jedem zweiten p-Streifen, sodass nur jeder zweite p-Streifen ausgelesen wird. Der Abstand der Aluminiumstreifen beträgt 51.75 µm. Durch die SiO<sub>2</sub>-Schicht sind p-Streifen und Auslesestreifen elektrisch voneinander isoliert, wodurch eine rein kapazitive Kopplung besteht. Infolgedessen wird verhindert, dass Leckströme über die Ausleseelektronik fließen können. Auf der Rückseite eines einseitigen Detektors befindet sich eine gleichmäßige, hochdotierte n-Schicht (Abb. 2.14). Auf dieser n-Schicht ist eine unstrukturierte Aluminiumschicht aufgetragen, die einen ohmschen Kontakt zur n-Schicht herstellt. Wie bei einer Diode entsteht zwischen p-Streifen und n-Substrat ein pn-Übergang. Zur Vergrößerung der Verarmungszone wird die p-Seite auf Masse gelegt und die n-Seite auf positives Potential. Die Verarmungszone bildet sich von der p-Seite in das n-Substrat hinein, wobei bei genügend hoher Detektorspannung die Verarmungszone bis zur n-Seite reicht und der Detektor vollständig depletiert ist.

Die n-Seite eines doppelseitigen Detektors (siehe Abb. 2.7) ist im Hinblick auf ihre Struktur identisch mit der Struktur der p-Seite eines einseitigen Detektors. Im Gegensatz zu den einseitigen Detektoren wird die n-Seite bei den doppelseitigen Detektoren mit 1280 implantierten n-Streifen und die p-Seite mit 1024 p-Streifen strukturiert. Die p-Streifen haben eine Breite von 15  $\mu$ m und der Abstand von Streifen zu Streifen beträgt 27.3  $\mu$ m. Der Abstand der Auslesestreifen beträgt 54.67  $\mu$ m. Für einen doppelseitigen Detektor kann eine einfache Strukturierung, wie sie auf der p-Seite vorzufinden ist, auf der n-Seite nicht funktionieren. In der Silizium-Dioxidschicht bilden sich an der Grenzfläche zum n-Substrat positive Oberflächenladungen. Ohne zusätzliche Strukturierung der n-Seite würden diese Ladungen eine Schicht im Substrat influenzieren, sodass die n-Streifen untereinander kurzgeschlossen wären.



**Abbildung 2.7:** doppelseitiger Detektor [3]

Um dies zu verhindern, wird eine zusätzliche p-Implantation zwischen den n-Streifen eingebracht. Damit die n-Seite eines doppelseitigen Detektors ausgelesen werden kann, muss der

Detektor vollständig depletiert sein, damit die Verarmungszone bis zur n-Seite reicht.

#### 2.5.1 Detektorspannung

Die Detektorspannung bestimmt unter anderem die Dicke der Depletierungsschicht und die Kapazität des Detektors. Die Dicke *d* der Verarmungszone lässt sich berechnen nach [4]:

$$d = \sqrt{\frac{N_A + N_D}{N_A N_D}} \frac{2}{e} \varepsilon V \tag{2.5}$$

- $N_A$  = Akzeptorkonzentration
- $N_D$  = Donatorkonzentration
- $\varepsilon$  = Dielektrizitätskonstante
- e = Elementarladung
- V = Kontaktspannung

Eine Vergrößerung der Depletierungsschicht erweitert das sensitive Volumen des Detektors und reduziert das Rauschverhalten. Typische Detektorspannungswerte für einen Siliziumstreifendetektor sind 50-300 V. Beim Anlegen der Spannung muss darauf geachtet werden, dass die Spannung langsam und in Schritten von ungefähr 10 V erhöht wird. Die maximale Detektorspannung (Durchbruchspannung) darf dabei nicht überschritten werden, da es ansonsten zu einem plötzlichen und massiven Anstieg des Stroms kommen kann, der den Detektor zerstören kann [5]. Nach Erreichen der vollen Detektorspannung benötigt der Detektor eine gewisse Zeit, um sich zu stabilisieren. Um eine gleichmäßige Feldverteilung im Detektor zu erreichen, ist es erforderlich, dass alle Implantationsstreifen einer Seite auf gleichem Potential liegen. Bei den HERA-B Detektoren wird die Spannung vom Spannungsring über Polysiliziumwiderstände (siehe Abb. 2.8) auf die einzelnen Streifen gegeben [1]. Danach folgt das Potential der p-Streifen dem Potential des Spannungsrings mit einer konstanten Differenz.

Um hohe Feldgradienten, die zur Bildung von Elektron-Loch-Paaren führen würden und damit den Leckstrom erhöhen, am Rande des Detektors zu vermeiden, wurde eine Schutzringstruktur implementiert. Diese Schutzringstruktur besteht aus zwanzig metallisierten Schutzringen, die die aktive Fläche des Detektors umgeben. Die Schutzringe lassen das Potential zum Rand hin stufenweise abfallen. Dadurch können Detektorspannungen von bis zu 500 V angeschlossen werden, ohne den Detektor zu schädigen.

Eine alternative Technologie zur Spannungsversorgung der Streifen wäre die Punch-Through-Technologie [6]. Dabei wird die ohne Detektorspannung zwischen dem Spannungsring und den Auslesestreifen der p-Seite bestehende nicht depletierte Trennschicht mit zunehmender Spannung durchstoßen.

#### 2.5.2 Leckstrom

Ein idealer Detektor, der in Sperrrichtung betrieben wird, weist keinen Leckstrom auf. In der Realität ist jedoch bei jedem Siliziumstreifendetektor ein gewisser Leckstrom zu beobachten, der das Rauschverhalten und damit das kleinste zu messende Signal beeinflusst. Der Leckstrom setzt sich aus dem Volumengenerationsstrom  $I_V$ , dem Diffusionsstrom  $I_D$ , dem Oberflächenstrom  $I_O$  und dem Elektronikleckstrom zusammen und ändert sich mit zunehmenden

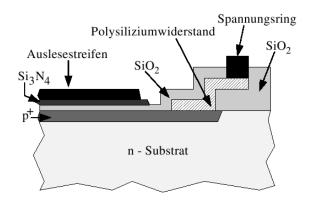


Abbildung 2.8: Spannungsversorgung der Streifen

Strahlenschäden im Detektor. Hauptsächlich wird der Volumengenerationsstrom  $I_V$  von Strahlenschäden beeinflusst.

• Volumengenerationsstrom: Für den Volumengenerationsstrom, der durch thermische Generation von Elektron-Loch-Paaren gebildet wird, besteht folgende charakteristische Temperaturabhängigkeit [7]:

$$I_V = AT^{3/2}e^{-E_{g0}/2kT} (2.6)$$

A ist eine Konstante und  $E_{g0} = 1,16 \, eV$  die Bandlücke von Silizium bei 0 Kelvin. Eine Temperaturerhöhung von 10 K vergrößert den Leckstrom um ungefähr das Dreifache.

- Diffusionsstrom: Der Diffusionsstrom entsteht durch Minoritätsladungsträger, die sich außerhalb der Sperrschicht befinden und durch Diffusion in die Feldzone gelangen können. Aufgrund des elektrischen Feldes driften diese Ladungsträger von der Feldzone zu den gegenüberliegenden Elektroden. Zur Erhöhung des Diffusionsstroms tragen also nur Ladungsträger bei, die an der Feldgrenze entstehen. Der Diffusionsstrom ist unabhängig von der Dicke der Verarmungszone und somit von der Detektorspannung [9].
- Oberflächenstrom: Einen großen Anteil des Leckstroms kann der Oberflächenstrom ausmachen. An der Stelle, wo das elektrische Feld der Feldzone in der Nähe der Detektoroberfläche ist, können Ladungsträger erzeugt werden, die dann einen Teil des Leckstroms bilden können. Der Oberflächenleckstrom ist in starkem Maße von der Beschaffenheit der Detektoroberfläche abhängig.
- Elektronikleckstrom: Durch Beschädigungen der Siliziumdioxidschicht kann eine direkte ohmsche Verbindung von den Streifen zur Ausleseelektronik bestehen, wodurch Strom über die Ausleseelektronik fließen kann. Dies führt zu einer Erhöhung des Leckstroms und es besteht die Gefahr, dass die Ausleseelektronik beschädigt wird.

# 2.5.3 Strom-Spannungs-Kennlinie des einseitigen HERA-B Moduls KS3

In Abb. 2.9 ist die Strom-Spannungs-Kennlinie des Moduls KS3 gezeigt. Das Modul KS3 ist ein einseitiger HERA-B Siliziumstreifendetektor, der aus einem 280  $\mu$ m dicken n-Substrat besteht, in das p-Streifen implantiert sind. Die p-Streifen sind an 1280 Aluminiumstreifen kapazitiv gekoppelt, die von 10 Helix128.2.2-Chips ausgelesen werden.

Für diese Messung wurde der Pin des Folienkabels Vbiashigh auf Masse gelegt und am Pin Vbiaslow wurde eine regelbare positive Spannung von 0 bis +100 V angeschlossen. Dadurch wurde die n-Seite des Detektors auf positive Spannung und die p-Seite auf Masse gelegt. Die Ausleseelektronik (Helix-Chips) war dabei nicht in Betrieb. Die Temperatur des Detektors während der Messung betrug ungefähr 25 °C. Der Detektor selbst befand sich dabei in einem lichtdichten Gehäuse.

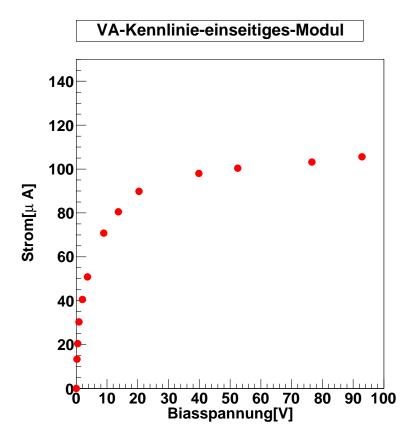


Abbildung 2.9: Strom-Spannungs-Kennlinie des einseitigen Moduls KS3

Ein nicht beschädigter Detektor sollte das Kennlinienverhalten einer Diode, die in Sperrrichtung betrieben wird, zeigen. Das bedeutet, dass der Strom bei Erhöhung der Detektorspannung anfangs stark ansteigt, bis der Detektor bei ca. 50-70 V voll depletiert ist. Bei saturiertem Leckstrom ab 20 V zeigen die Module KS3 und KS4 eine typische Diodenkennlinie. Der gegenüber dem Datenblatt 10 mal höhere maximale Leckstrom ist ein Hinweis, dass der Detektor während des Betriebs im HERA-B Experiment durch Strahlung geschädigt wurde. Wenn zusätzlich die Ausleseelektronik betrieben wird, steigt der Leckstrom um ca. 15%. Der Grund hierfür ist wahrscheinlich eine Beschädigung der Silizium-Dioxid-Schicht, wodurch der Leckstrom zusätzlich über die Ausleseelektronik fließen kann. Aufgrund der Leistungsaufnahme der Ausleseelektronik erwärmt sich der Detektor und der Leckstrom steigt weiter bis zu einem Wert von 420 μA bei 100 V. Der Detektor hat dann eine Temperatur von ca. 40 ° C. Bei den Messungen zeigte sich, dass bereits eine kleine Lichteinstrahlung auf den Detektor zu einem rapiden Anstieg des Leckstroms führt. Es ist daher auf Lichdichtigkeit des Detektorgehäuses zu achten.

Um zu untersuchen, wie sich der Leckstrom in Bezug auf die Temperatur des Detektors verhält, wurde eine Messung durchgeführt, bei der die Detektorspannung konstant auf 138

V eingestellt war und der Detektor gekühlt wurde. Für die Kühlung wurde Stickstoffgas aus einer Gasflasche (293 K) durch ein Kupferrohr geleitet, dessen Wendeln in flüssigem Stickstoff gekühlt wurden. Dadurch wurde das Gas im Kupferrohr gekühlt und konnte anschließend in das Gehäuse des Detektors geleitet werden.

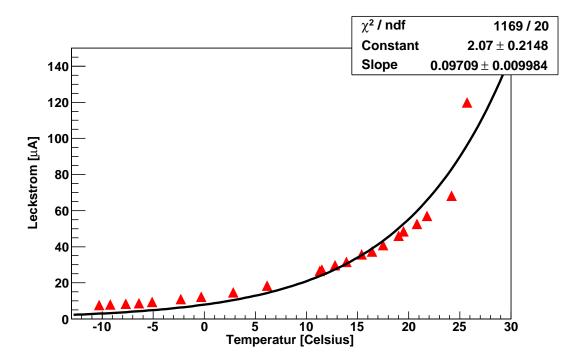


Abbildung 2.10: Abhängigkeit des Leckstroms von der Temperatur des Detektor-Moduls KS3

Die Temperaturmessung wurde mit Hilfe eines PT-100-Sensors<sup>3</sup> durchgeführt, der sich auf dem Detektormodul befindet. In Abbildung 2.10 sind die Ergebnisse der Messreihe in einem Diagramm aufgetragen. Der Leckstrom des Detektors verringert sich mit fallender Temperatur und verhält sich wie man es von einem Halbleiter erwartet. Der Detektor konnte durch das gekühlte Stickstoffgas auf eine Temperatur von -10  $^{\circ}C$  gekühlt werden, wodurch der Leckstrom auf 8  $\mu$ A reduziert wurde.

## 2.6 Schäden durch Strahlung bei Siliziumdetektoren

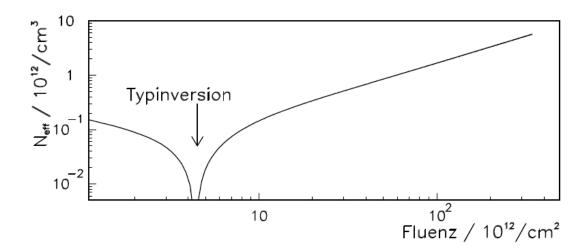
Siliziumstreifendetektoren, die sich in einer Umgebung mit hohen Teilchenflüssen befinden, erfahren eine Schädigung der Gitterstruktur. Einfallende Teilchen stoßen mit den Atomen des Kristallgitters und schlagen sie aus ihrer Position im Gitterverbund, wodurch Leerstellen und Zwischengitteratome entstehen. Diese Defekte neutralisieren die Donatorkonzentration im n-Substrat, was zur Folge hat, dass mit steigender Bestrahlung die Akzeptorkonzentration zunimmt. In Abb. 2.11 ist das Verhalten der effektiven Ladungsträgerkonzentration  $N_{eff}$  in Abhängigkeit vom integrierten Teilchenfluss  $\Phi$  gegeben [1].

$$N_{eff}(\Phi) = |(N_{A0} - \beta \Phi) - (N_{D0}e^{-c\Phi})|$$
(2.7)

•  $N_{A0}$  = Akzeptorkonzentration vor Bestrahlung

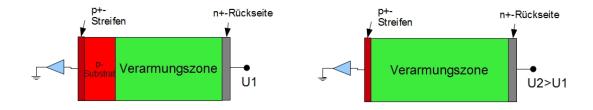
 $<sup>^3</sup>$ Platin-Temperaturfühler, 100  $\Omega$  bei 273 K

- $N_{D0}$  = Donatorkonzentration vor Bestrahlung
- $\beta$  = Zerfallskonstante für Donatoren
- c =Entstehungskonstante für Akzeptoren



**Abbildung 2.11:** Veränderung der effektiven Ladungsträgerkonzentration in einem n-Substrat bei einem Teilchenfluss von  $3 * 10^7/cm^2sec$  [8]

Abb. 2.11 zeigt, wie mit zunehmender Bestrahlung die effektive Ladungsträgerkonzentration im n-Substrat abnimmt, bis sie ein Minimum erreicht hat. Dieses Minimum wird als Typinversion bezeichnet, da bei weiterer Bestrahlung die Konzentration der Akzeptoren größer wird als die der Donatoren, was einem Detektor entspricht, der auf p-Substrat basiert (siehe Abb. 2.12). Daraus resultiert, dass sich bei einem typinvertierten Detektor die Ver-



**Abbildung 2.12:** Auf der linken bzw. rechten Seite ist schematisch ein typinvertierter Detektor zu sehen. Nach Anlegen der Nominaldetektorspannung U1 für einen ungeschädigten Detektor breitet sich die Verarmungszone von der n-Seite in das p-Substrat hinein aus. Erst wenn U2>U1 ist, reicht die Verarmungszone bis zu den p-Streifen.

armungszone nicht mehr von der p-Seite in das Substrat hinein ausbreitet, sondern von der n-Seite her. Ein Nachweis von Teilchen an den Auslesestreifen ist nur dann möglich, wenn der Detektor voll depletiert ist.

Weitere Auswirkungen auf die Eigenschaften eines Detektors durch Strahlungsschäden sind Modifizierungen folgender Parameter:

• Volle Verarmungsspannung: Die volle Verarmungsspannung ist proportional zur effektiven Ladungsträgerkonzentration. Daher sinkt die volle Verarmungsspannung bis

zum Punkt der Typinversion und steigt danach wieder an. Wenn der Detektor einem sehr hohen Teilchenfluss ausgesetzt war, kann die volle Verarmungsspannung bis zu mehreren hundert Volt betragen.

- Leckströme: Der Volumengenerationsstrom verhält sich linear zur Fluenz Φ, was eine Erhöhung des Leckstroms und dadurch auch eine Erhöhung des Rauschverhaltens zur Folge hat. (Der Leckstrom kann Werte bis zu Milliampere annehmen.)
- Ladungssammlung: Durch die Störstellen im Kristallgitter werden die Ladungsträger, die durch das ionisierende Teilchen entstehen, eingefangen. Dadurch sinkt die messbare Signalhöhe.

Neben dauerhaften Defekten entstehen durch Strahlenschäden auch metastabile Defekte, die sich wieder zurückbilden können (Heilung) oder sich verklumpen (Antiheilung).

#### 2.6.1 Eigenschaften eines bestrahlten Detektors

Am MPI für Kernphysik in Heidelberg wurde ein einseitiger Detektor (Modul SS3) für Strahlungstests mit 21 MeV-Protonen bestrahlt. Der Detektor hatte 1280 p-Streifen und eine aluminisierte Rückseite. Die Teilchenflussdichte war inhomogen über den Detektor verteilt und betrug während der gesamten Strahlzeit (1.3 - 18.2)×10<sup>13</sup> Teilchen/cm<sup>2</sup>. Die erwartete Strahlenbelastung nach einem HERA-B-Jahr betrug 4.5×10<sup>13</sup> Teilchen/cm<sup>2</sup>. An der Stelle des Detektors, die während des Tests dieser Strahlenbelastung ausgesetzt war, wurden Messungen mit einem Laserpuls durchgeführt. Der Detektor wurde mit Detektorspannungen von 300-800 V betrieben und die induzierte Ladung eines Laserpulses entsprach ungefähr 15 minimalionisierenden Teilchen. Während der Messungen befand sich der Detektor im Vakuum und wurde auf  $(0 \pm 1 \, ^{\circ} C)$  gekühlt. Es zeigte sich, dass sich das Signal bei einer Detektorspannung von 400 V nur sehr schwach vom Untergrund abzeichnete. Durch die Strahlenbelastung war der Detektor typinvertiert, was zur Folge hatte, dass sich die Verarmungszone von der n-Seite in das Substrat hinein ausbreitete und eine Detektorspannung von 400 V nicht ausreichte, um den Detektor vollständig zu depletieren. Bei einer Detektorspannung von 500 V war der Detektor vollständig verarmt und das Signal des Laserpulses war in vollem Umfang zu sehen. Eine Erhöhung der Detektorspannung über 500 V vergrößerte das Signal nicht weiter. Aus diesen Messungen ging hervor, dass nach einem HERA-B-Jahr Detektorspannungen von bis zu 500 V nötig waren, um einen Detektor vollständig zu depletieren [8]. Aufgenommene Strom-Spannungs-Kennlinien des Moduls (SS3) zeigten, dass der Leckstrom bei 400 V und einer Temperatur von +10 ° C ungefähr 640 μA betrug. Durch Kühlung auf 0 ° C konnte der Leckstrom auf 300 μA gesenkt werden.

#### 2.7 Rauschverhalten

Das Rauschverhalten ist eine wichtige Kenngröße eines Halbleiterdetektors, denn sie bestimmt seine Güte. Das Rauschverhalten eines Detektormoduls setzt sich zusammen aus dem Rauschen des Detektors und dem Rauschen der Ausleseelektronik. Das Rauschen des Detektors hat folgende Quellen [9]:

• Thermisches Rauschen: Aus der thermischen Ladungsträgerverteilung folgt eine Fluktuation der räumlichen Verteilung der Ladungsträger. Das thermische Rauschen  $r_T$  ist

proportional zur Temperatur T, aber unabhängig von der angelegten Detektorspannung.

$$r_T \sim T$$
 (2.8)

• Schrotrauschen: Für das Schrotrauschen  $r_S$  sind hauptsächlich der Volumengenerationsstrom  $I_V$  und der Diffusionsstrom  $I_D$  verantwortlich.

$$r_S \sim (I_V + I_D) \tag{2.9}$$

• Exzessrauschen: Das Exzessrauschen  $r_E$  entsteht durch den Oberflächenleckstrom  $I_O$  des Detektors.

$$r_E \sim I_O \tag{2.10}$$

Das Rauschverhalten des Detektors lässt sich durch Verminderung der dafür verantwortlichen Leckströme verbessern. Geeignete Maßnahmen sind Kühlung und elektromagnetische Abschirmung des Detektors.

Das Rauschen der Ausleseelektronik hat hauptsächlich folgende Quelle [10]:

• Ladekapazität des ladungsempfindlichen Vorverstärkers: Das Rauschverhalten der Ausleseelektronik hängt von vielen Faktoren ab. Der hauptsächliche Beitrag kommt aber von der Kapazität der auszulesenden Streifen zu den Nachbarstreifen. Diese Kapazität verursacht einen Signalverlust und wirkt als Ladekapazität des Vorverstärkers. Um das elektronische Rauschverhalten zu verbessern, ist es notwendig, die Koppelkapazität zwischen Streifen und Verstärker groß zu halten und die Kapazität der Streifen untereinander zu minimieren. Das elektronische Rauschen ENC<sup>4</sup> berechnet sich mit der Formel

$$ENC = -\frac{e}{q}\sqrt{\frac{qIt_p}{4}},\tag{2.11}$$

wobei e die Eulersche Zahl ist, q die Elementarladung, I der Leckstrom und  $t_p$  die peaking time des nachfolgenden Pulsformers.

## 2.8 Energieverlust minimal-ionisierender Teilchen

Aufgrund elektromagnetischer Wechselwirkung verlieren schwere geladene Teilchen beim Durchqueren von Materie Energie. Dabei werden die Elektronen der Materie angeregt oder ionisiert. Der Energieverlust von schweren geladenen Teilchen wird durch die Bethe-Bloch-Formel beschrieben:

$$-\frac{dE}{dx} = 2\pi N_A r_e^2 m_e c^2 \rho \frac{Zz^2}{A\beta^2} \left[ \ln\left(\frac{2m_e \gamma^2 v^2 W_{max}}{I^2}\right) - 2\beta^2 \right]$$
 (2.12)

Dabei bezeichnet:

- $N_A$  = Avogadrokonstante
- $r_e, r_m$  = Elektronenradius und Elektronenmasse
- $\rho$  = Dichte des Targetmaterials

<sup>&</sup>lt;sup>4</sup>Equivalent Noise Charge

- $\bullet$  Z = Ordnungszahl des Targetmaterials
- A =Atomgewicht des Targetmaterials
- z = Ladung des ionisierenden Teilchens
- *v* = Teilchengeschwindigkeit
- $\gamma$  = Lorentzfaktor
- $W_{max} = \text{maximaler Energieübertrag bei Stoß}$

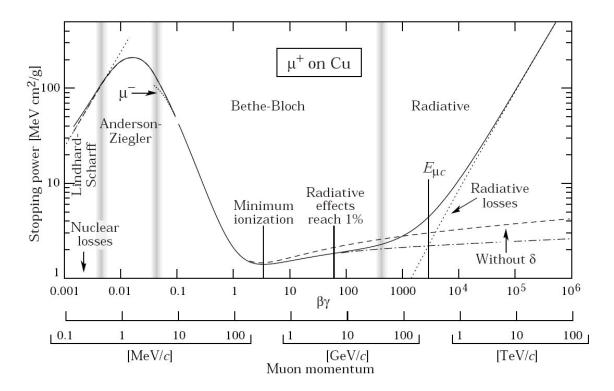


Abbildung 2.13: mittlerer Energieverlust pro Wegstrecke eines Myons in Kupfer [11]

In Abb. 2.13 ist die Bethe-Bloch-Formel in ihrem Gültigkeitsbereich  $0,1<\beta\gamma<100$  für ein Myon in Kupfer dargestellt und beschreibt den mittleren Energieverlust pro Wegstrecke. Auf der x-Achse wurde  $\beta\gamma$  aufgetragen, wodurch die Abhängigkeit von der Masse wegfällt. Die Form der Kurve hängt von der Teilchenart ab. Die fundamentale Gestalt der Energieverlustkurve ist jedoch immer gleich. Bei kleinen Energien fällt die Kurve mit  $1/\beta^2$  ab, bei höheren Energien tritt ein logarithmischer Anstieg auf, den man als relativistischen Anstieg bezeichnet. Bei  $\beta\gamma\approx4$  befindet sich ein Minimum, weshalb man Teilchen in diesem Bereich als MIP<sup>5</sup> bezeichnet. Bei Silizium beträgt die mittlere Ionisationsenergie zur Bildung eines Elektron-Loch-Paares 3.6 eV, wobei mehr als zwei Drittel dieser Energie in Gitterschwingungen umgesetzt werden. Die Summe der Elektronen-Loch-Paare, die in einem Detektor gebildet werden, sind statistisch verteilt und gleichen einer Landau-Verteilung. Das Maximum der Verteilung für einen 300  $\mu$ m dicken Siliziumstreifendetektor liegt bei senkrechtem Einfall eines MIP bei 24200 Elektron-Loch-Paaren. Solch ein MIP kann beispielsweise ein kosmisches Myon sein, das in der oberen Atmosphäre entsteht. Bei diesem Entstehungsprozess trifft primäre kosmische Strahlung p, die zum größten Teil aus

<sup>&</sup>lt;sup>5</sup>Minimal-Ionisierendes Partikel

2.9. Teilchennachweis

hochenergetischen Protonen besteht, auf Materie N der Atmosphäre.

$$p + N \to \pi^{\pm}, K^{\pm} \to \mu^{\pm} \nu_{\mu} \tag{2.13}$$

Dabei werden hauptsächlich Pionen  $\pi$  und Kaonen K erzeugt, die dann aufgrund der schwachen Wechselwirkung in Myonen und Myonneutrinos zerfallen. Die mittlere Energie der Myonen auf Meereshöhe beträgt 4 GeV. Diese relativ hochenergetischen Myonen eignen sich für Experimente im Labor.

#### 2.9 Teilchennachweis

Siliziumdetektoren wirken als Festkörperionisationskammer [12]. Ein geladenes Teilchen produziert auf dem Weg durch einen voll depletierten, hier einseitigen, Siliziumstreifendetektor Elektron-Loch-Paare (Abb. 2.14). Dies geschieht durch Stöße des geladenen Teilchens an den Elektronen des Kristalls, wodurch ein Ionisationsprozess entsteht. Durch die Energiezufuhr werden die Elektronen vom Valenzband in das Leitungsband gehoben; dabei lassen sie Löcher im Valenzband zurück. Die Elektron-Loch-Paare werden im elektrischen Feld getrennt und driften zu den Implantationszonen. Innerhalb von ungefähr 8 ns driften die Elektronen nun zur n-Seite und die Löcher driften innerhalb von circa 25 ns zur p-Seite. Die Ortsinformation über den Teilchendurchgang wird von der strukturierten Seite gemessen. Die Ladungen werden auf den Implantatstreifen gesammelt und induzieren eine Spiegelladung auf den Auslesestreifen, die mit ladungssensitiven Vorverstärkern verbunden sind.

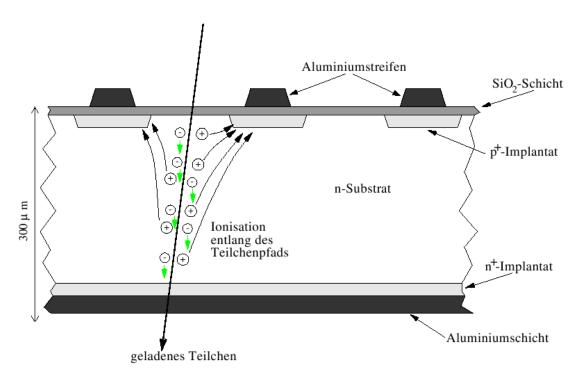


Abbildung 2.14: Prinzip des Teilchennachweises [1]

#### 2.9.1 Räumliche Auflösung

Die räumliche Auflösung eines Siliziumstreifendetektors wird im Wesentlichen von zwei Faktoren bestimmt.

- 1. Physikalische Prozesse wie statistische Schwankungen des Energieverlusts der ionisierenden Teilchen und Diffusion der Ladungsträger (Elektronen, Löcher) während der Drift zu den jeweiligen Seiten.
  - Statistische Schwankung des Energieverlusts: Der durchschnittliche Energieverlust geladener Teilchen in Materie wird durch die Bethe-Bloch-Formel beschrieben. Bei dünnen Absorbern bestehen teilweise starke Schwankungen des durchschnittlichen Energieverlusts, die durch eine Landau-Verteilung beschrieben werden können [13].
  - Diffusion der Ladungsträger: Ein minimal ionisierendes Teilchen, das den Detektor durchquert, erzeugt entlang seiner Spur Elektron-Loch-Paare, die sich in einem Tubus von etwa 1 μm Durchmesser befinden. Die Elektron-Loch-Paare werden im elektrischen Feld getrennt und driften zu den jeweiligen Seiten. Die Elektronen driften zur n-Seite und die Löcher zur p-Seite. Während der Drift kommt es zu mehrfachen Kollisionen, die den Weg der Ladungsträger beeinflussen und deren Spur verbreitern.
- 2. Externe Parameter des Detektors wie Abstand der Auslesestreifen, der Implantatstreifen und das Rauschverhalten der Ausleseelektronik.
  - Abstand der Auslesestreifen und Implantatstreifen: Da die Ladungen auf den Implantatstreifen gesammelt werden, spielt der Abstand der Streifen eine wichtige Rolle. Der kleinste Abstand betrug 20 μm. Aufgrund hoher Produktionskosten und mangelnder mechanischer Realisierbarkeit werden die Abstände der Auslesestreifen oft auf 50-60 μm beschränkt. Daraus folgt, dass nur jeder zweite Implantatstreifen ausgelesen wird. Ladungen, die sich auf den nicht ausgelesenen Implantatzwischenstreifen sammeln, induzieren auf den Nachbarstreifen eine Spiegelladung, die dann wiederum ausgelesen werden kann. Durch Berechnung des Ladungsschwerpunkts zwischen den Auslesestreifen kann die Auflösung verbessert werden.
  - Rauschverhalten der Elektronik: Um den Ort des Teilchendurchgangs präzise messen zu können, muss das Signal des Detektors von der Ausleseelektronik möglichst rausch- und verlustfrei verstärkt und geformt werden. Grundlegende Elemente der Ausleseelektronik sind ein ladungsempfindlicher Vorverstärker, ein Pulsformer und eine Speicherzelle, in der das Signal gespeichert wird. Alle Elemente müssen so ausgelegt sein, dass sie während der Signalaufbereitung ein möglichst geringes Eigenrauschen aufweisen.

Bei idealen Messbedingungen kann bei einem Abstand der Implantatstreifen von 20  $\mu$ m und einem Auslesestreifenabstand von 60  $\mu$ m eine räumliche Auflösung von 4.3  $\mu$ m erreicht werden [10].

# Kapitel 3

# Test-Myonen-Messungen mit ZEUS Detektoren

Zu Übungszwecken wurden parallel zu ersten Tests der HERA-B Detektoren Messungen an einem teilweise funktionierenden ZEUS-Detektor durchgeführt. Ziel war es, die VME-Auslesekette sowie die Datenanalyse aufzubauen und vorzubereiten.

#### 3.1 Versuchsaufbau

Zur Bestimmung des Ortes eines Myonendurchgangs wird ein bestehender Versuchsaufbau (Abb.3.1), der bereits von A. Mlynek [14] verwendet wurde, benutzt. Oberhalb und unterhalb eines Halbleiterdetektors befinden sich Szintillationszähler, deren Ausgänge mit Diskriminatoren verbunden sind. Zum Triggern auf Myonen wird die Pulsbreite bei den Diskriminatoren auf 10 ns eingestellt. Indem man die Ausgänge der Diskriminatoren in Koinzidenz schaltet, wird sichergestellt, dass nur Myonen den Trigger auslösen und den Siliziumstreifendetektor durchqueren. Die Auslese der Streifendetektoren wird über VME-Module der Firma CAEN realisiert. Ein von den Szintillatoren generiertes Triggersignal wird auf den Sequencer¹ gegeben, der daraufhin zum einen die notwendigen Steuersignale (Clock, Hold usw.) für die analog gemultiplexte Ausleseelektronik des Detetektors ausgibt und zum anderen die Steuersignale (conversion, dataready usw.) für die C-RAMS², die die Messdaten digitalisieren, bereitstellt. Anschließend werden die gewonnenen digitalen Daten in einem PC gespeichert und können somit später ausgewertet werden.

#### 3.1.1 ZEUS Siliziumstreifendetektor

Der Siliziumhalbleiterdetektor stammt aus dem ZEUS Experiment [14]. Das n-dotierte Siliziumsubstrat hat eine Dicke von 300  $\mu$ m. Auf dieses Substrat sind 1024 p-dotierte Streifen implantiert, die jeweils einen Abstand von 20  $\mu$ m haben. Die Detektorspannung für den Detektor ist durch 12 in Reihe geschaltete 9 V Blockbatterien realisiert, wodurch gewährleistet ist, dass die Detektorspannung keine Restwelligkeit besitzt. Der Leckstrom des Detektors beträgt weniger als 1  $\mu$ A. Die 1024 Streifen des Detektors werden von Auslesechips des Typs IDEAS VA2 ausgelesen. Jeder der Auslesechips beinhaltet 128 Vorverstärker und Pulsformer. Ein Multiplexer gibt die Daten aller VA2-Chips über eine Leitung seriell aus.

<sup>&</sup>lt;sup>1</sup>Sequencer: CAEN Steuermodul für bis zu 19 C-RAMS

<sup>&</sup>lt;sup>2</sup>Analog-Digtal-Converter: CAEN Readout for Analog Multiplexed Signals

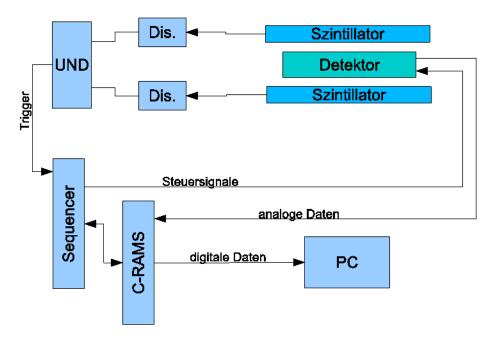


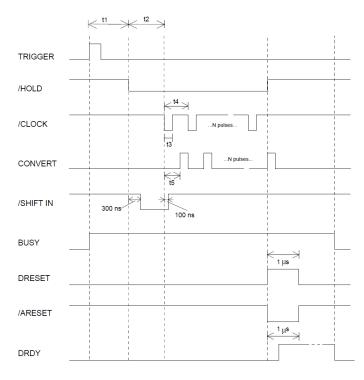
Abbildung 3.1: Versuchsaufbau

#### 3.1.2 Sequencer und C-RAMS

Die VME-Einheiten Modell V511B Sequencer [15] und das Modell V550B C-RAMS [16] der Firma CAEN sind darauf spezialisiert, analog gemultiplexte Daten von VA-Front-End-Chips auszulesen und zu digitalisieren. Ein Sequencer kann bis zu 19 C-RAMS-Module steuern, ein C-RAMS hat jeweils zwei differentielle Eingänge. An einem Eingang wird über zwei Lemostecker ein differentielles Signal angeschlossen und kann so von den C-RAMS abgetastet und digitalisiert werden. Ein C-RAMS Modul kann bis zu 2 × 2016 gemultiplexte Detektorkanäle auslesen und digitalisieren. Die zeitliche Abfolge der Steuersignale sowie die Setup-Parameter der Module können über Register programmiert werden. Diese Aufgabe übernimmt das Programm MT-Online. Im Steuerfile des Programms werden die Module durch Angabe der Hardwareadresse im VME-Bus und durch Angabe der zu digitalisierenden Kanäle spezifiziert. Durch Starten von MT-Online werden die Parameter der Module eingestellt und anschließend übernimmt das Programm die Steuerung der Datenaufnahme.

Mit einem von den Szintillatoren generierten Trigger startet der Sequencer die Steuersequenz und sperrt weitere einkommende Triggersignale. Das Steuersignal BUSY geht dabei auf logisch 1. Danach beginnt der Sequencer mit der Ausgabe der Steuersignale HOLD, SHIFT-IN, DRESET und CLOCK für die Ausleseelektronik und CONVERT, DRESET für die C-RAMS (Abb. 3.2). Das HOLD-Signal bestimmt den Zeitpunkt (t1), an dem das Ausgangssignal des Pulsformers in den Auslesechips der Detektoren gespeichert wird. Das Steuersignal SHIFT-IN geht beim ersten CLOCK-Signal auf logisch 1 und ist das TOKEN-Signal für den ersten Chip in der Multiplex-Kette. Anschließend werden nach einer Zeit t2 1024 CLOCK-Pulse und 1024 Convert-Signale ausgegeben, deren Frequenz und Pulsbreite durch t3 und t4 eingestellt werden. Mit der CLOCK wird der Multiplexer getaktet und gibt mit jeder fallenden CLOCK-Pulsflanke die Daten eines Kanals über eine serielle Leitung aus. Um eine einstellbare Zeit t5 verzögert wird zu jedem CLOCK-Puls ein Konversions-Signal (CONVERT) erzeugt, mit dessen Hilfe der Zeitpunkt der Digitalisierung an den Eingängen

3.1. Versuchsaufbau 21



**Abbildung 3.2:** Sequencer [15]

der C-RAMS festgelegt werden kann. Dies ist notwendig, da sich der Signalpegel des Ausgangssignals des Multiplexers an den C-RAMS-Eingängen erst stabilisieren muss. Mit dem letzten CONVERT-Signal wird DRESET aktiv, das die Front-End-Chips zurücksetzt. Anschließend werden die digitalisierten Rohdaten der 1024 Kanäle durch MT-Online im PC gespeichert. Wenn das Speichern eines Events beendet ist, geht DataReady auf logisch 1 und signalisiert damit, dass ein kompletter Auslesezyklus abgeschlossen ist und nun weitere Trigger akzeptiert werden können.

#### 3.1.3 Rohdatenfile und das Format der gespeicherten Rohdaten

Das Rohdatenfile hat eine spezielle Form, die in Abb. 3.3 gezeigt ist. Das File beginnt mit der Angabe #Event 1, zu dem die nachfolgenden Rohdaten des ersten Events gehören. Die nächste hexadezimal kodierte Zahl gibt an, wie viele Detektorkanäle von den C-RAMS ausgelesen wurden. Im Beispiel entspricht #400 allen 1024 Kanälen des Streifendetektors. Die weiteren hexadezimalen Zahlen sind die Rohdaten, deren Kodierung nach Umrechnung in eine 32-stellige binäre Zahl in Abb. 3.4 gezeigt ist.

Wenn das bit 31 auf 1 gesetzt ist, wird damit angezeigt, dass der Konversionsbereich der C-RAMS überschritten wurde und damit die analogen Signale nicht digitalisiert wurden. Die C-RAMS bieten die Möglichkeit das Pedestal (Ruhepegels) zu jedem digitalisierenden Detektorkanal zu speichern. Das bit 30 kennzeichnet, ob die Pulshöhe nach der Subtraktion des Pedestals positiv war. Die weiteren bits 29 bis 23 sind nicht genutzt. Anschließend folgen bit 12 bis 22, die die Kanalnummer des digitalisierten Detektorkanals angeben. Die Pulshöhe zum jeweiligen Detektorkanal steht in den bits 0 bis 11.

```
# Event 1
400
                (Anzahl der ausgelesenen Kanāle am 1.Eingang des C-RAMS (#400=1024))
4000901c
4001f022
                (Rohdaten hexadezimal kodiert)
4002401f
403ff01d
400
                (Anzahl der ausgelesenen Kanäle am 2.Eingang des C-RAMS)
400000b
400100c
                 (Rohdaten hexadezimal kodiert)
400200b
403ff00b
# Event 2
```

Abbildung 3.3: Rohdatenfile

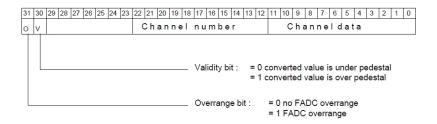


Abbildung 3.4: Kodierung der Rohdaten [16]

## 3.2 Datenauswertung

Die Auswertung der gespeicherten Rohdaten erfordert mehrere Schritte, in denen die Daten korrigiert und aufbereitet werden. Dafür werden die Rohdaten offline von einem speziell für diesen Zweck geschriebenen C++ Auswerteprogramm eingelesen. Die einzelnen Schritte, die zur Myon-Trefferfindung notwendig sind, sind in Abb. 3.5 schematisch dargestellt und nachfolgend erklärt.

## 3.2.1 Signalruhepegel

Jeder einzelne Ausgang des Ausleseverstärkers und damit auch der Streifen weist einen für diesen Kanal typischen Signalruhepegel (Pedestal) auf, wenn kein Myon-Treffer vorliegt. Allgemein weichen die Pulshöhen der einzelnen Streifen teilweise stark voneinander ab. Um Myontreffer eindeutig identifizieren zu können, ist es daher notwendig, über viele Ereignisse die Mittelwerte (siehe Abb.3.6) der Streifen zu berechnen und von den Rohdaten zu subtrahieren.

Erst durch die Subtraktion der Mittelwerte von den Rohdaten wird ein Myontreffer sichtbar. Zur Berechnung der Mittelwerte für jeden Streifen wird eine Messung mit N Ereignissen durchgeführt, wobei die Szintillatoren auf Anti-Koinzidenz geschaltet sind, und damit im Allgemeinen kein Trigger in Zusammenhang mit einem Myondurchgang steht. Wenn  $r_{ij}$  die Pulshöhe des i-ten Streifens beim j-ten Ereignis ist, mit

$$r_{ij}, i \in [0, 1023], j \in [1, N]$$
 (3.1)

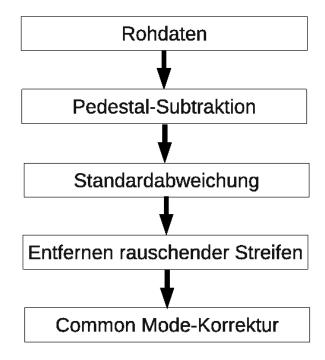


Abbildung 3.5: schematische Vorgehensweise zur Datenaufbereitung

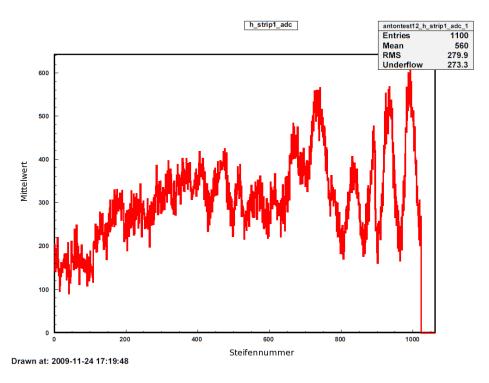


Abbildung 3.6: Pedestal-Mittelwerte für 1024 Streifen

lautet die Formel zur Bestimmung der Mittelwerte  $m_i$  für den i-ten Streifen bei N Ereignissen:

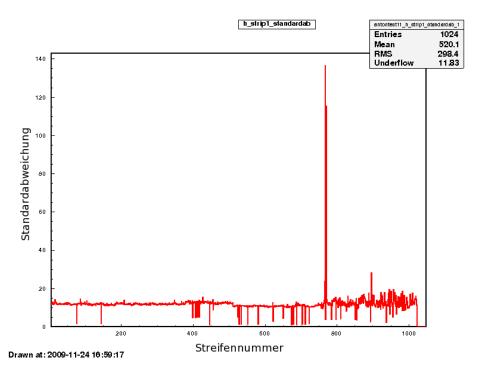
$$m_i = \frac{1}{N} \sum_{j=1}^{N} r_{ij} \tag{3.2}$$

#### 3.2.2 Standardabweichung der einzelnen Streifen

Nach Festlegung der Mittelwerte wird die Standardabweichung zum Mittelwert für jeden der 1024 Streifen berechnet. Die Größe der Standardabweichung ist ein Maß für das Rauschverhalten der Detektorstreifen. Die Standardabweichung  $s_i$  wird über N Ereignisse mit den Mittelwerten  $m_i$  und den Rohdaten  $r_{ij}$  berechnet.

$$s_i = \sqrt{\frac{1}{N-1} \sum_{j=1}^{N} (r_{ij} - m_i)^2},$$
(3.3)

In Abb. 3.7 ist die Standardabweichung der 1024 Streifen zu sehen. Besonders auffällig sind die Streifen 730-733, weil sie eine sehr hohe Standardabweichung aufweisen. Da ihr Rauschverhalten dementsprechend hoch ist, werden diese drei rauschenden Streifen für die weitere Analyse verworfen, damit sie nicht fälschlicherweise als Myontreffer interpretiert werden. Streifen mit einer Standardabweichung von Null sind sogenannte tote Streifen, die kein verwertbares Ausgangssignal liefern. In der Analyse stören die toten Streifen nicht weiter. Die Streifen, die auf Myonen sensitiv reagieren, sind Streifen mit einer Standardabweichung von  $\approx 13$ .



**Abbildung 3.7:** berechnete Standardabweichung  $s_i$  für 1024 Streifen; die Streifen 730 bis 733 zeigen deutlich erhöhtes Rauschen

#### 3.2.3 Common-Mode Noise

Als Common-Mode Noise bezeichnet man:

- die kollektive Schwankung der Pulshöhe aller Kanäle eines Auslesechips
- die kollektive Schwankung der Pulshöhe aller Auslesechips, die sich auf der Detektorseite befinden

Diese Schwankungen können bei einer Messung aufgrund schneller oder langsamer Fluktuationen der Betriebsparameter entstehen. Dabei verschiebt sich die Grundlinie der ausgegebenen Daten nach oben oder unten und wird daher für jedes Event bei der Datenauswertung korrigiert. Der Korrekturwert c berechnet sich folgendermaßen:

$$c = \frac{1}{1024} \sum_{i=1}^{1024} (r_{ij} - m_i)$$
 (3.4)

In Abb. 3.8 sind die einzelnen Schritte der Datenaufbereitung eines einzelnen Events mit Myonsignal zu sehen. Das erste Histogramm zeigt die noch unbehandelten Rohdaten  $r_{ij}$ ; im nächsten Histogramm ist die Auswirkung der Mittelwertsubtraktion von den Rohdaten zu sehen. Die anfänglich noch unübersichtlichen Rohdaten zeigen nach der Mittelwertsubtraktion zwei Gruppen von Streifen, die einen stark erhöhten Wert aufweisen und mögliche Myontreffer sein könnten. Nach Entfernen der rauschenden Streifen um Kanal 730 zeigt nur noch ein Streifen ein hohes Signal, das als Myontreffer interpretiert werden kann. Die Common-Mode-Noise-Korrektur ist in diesen Histogrammen nicht sichtbar, da die Schwankung der Grundlinie bei diesem Event sehr gering war.

## 3.3 Myon-Treffererkennung

Nach der Aufbereitung und Korrektur der Rohdaten ist es möglich, die Impulshöhenschwelle zu bestimmen, die eine automatische Treffererkennung ermöglicht. Eine notwendige Bedingung in einem solchen Algorithmus ist, dass die Pulshöhe eines getroffenen Streifens, bei dem die Rohdaten bereits korrigiert wurden, einen bestimmten Wert überschreiten muss, um als Myontreffer erkannt zu werden. Zur Bestimmung des Mindestpulshöhenwerts, bei dem von einem Myontreffer ausgegangen werden kann, wird ein Pulshöhenspektrum über mehr als 1000 Events aufgezeichnet (Abb.3.9).

Die schwarze Kurve zeigt das Pulshöhenspektrum für eine Messung, bei der die Szintillatoren in Anti-Koinzidenz geschaltet waren; die rote Kurve steht für eine Messreihe, bei der die Szintillatoren in Koinzidenz geschaltet waren. Die schwarze Kurve zeigt (bis auf wenige Einträge) in Näherung ein Rauschverhalten, das einer Gaußschen Normalverteilung entspricht:

$$\ln(e^{-\frac{1}{2}(\frac{x}{\sigma})^2}) = -\frac{1}{2\sigma^2} \cdot x^2 \tag{3.5}$$

Die rote Kurve hingegen zeigt nur bis zu einem bestimmten Wert eine Gaußsche Normalverteilung. Ab einem Abszissen-Wert von  $\approx 60$  weicht sie aufgrund der gemessenen Myonsignale erheblich von der schwarzen Kurve ab.

Das gezeigte Pulshöhenspektrum ist wegen der starken Unterschiede der beiden Kurven ein Beweis dafür, dass tatsächlich Myonen gemessen wurden.

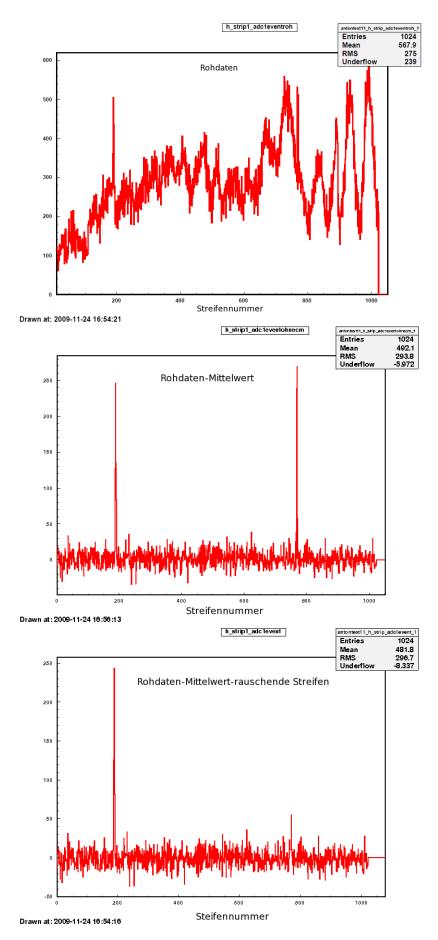


Abbildung 3.8: einzelne Arbeitsschritte zur Datenaufbereitung eines Ereignisses

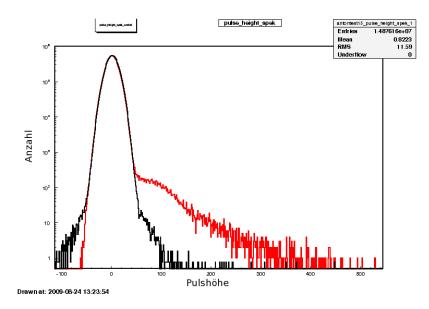
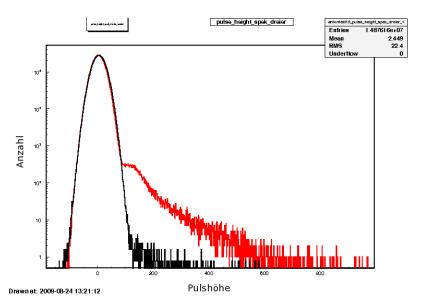


Abbildung 3.9: Pulshöhenspektrum für alle 1024 Streifen (y-Achse ist logarithmisch dargestellt)

Da die Myonen den Siliziumstreifendetektor aufgrund der geometrischen Anordnung des Versuchsaufbaus in Winkeln zwischen  $0^0-22^0$  passieren und dabei bis zu drei Streifen angesprochen werden, ist es notwendig, die Streifen auch in Dreiergruppen zu betrachten. Dabei bilden jeweils drei benachbarte Streifen eine Dreiergruppe, sodass sich für 1024 Streifen 1022 Dreiergruppen ergeben. Für jede Dreiergruppe werden die drei Pulshöhenwerte summiert. In Abb. 3.10 ist ein Dreiergruppen-Pulshöhenspektrum zu sehen.



**Abbildung 3.10:** Pulshöhenspektrum für Dreiergruppen (y-Achse ist logarithmisch dargestellt). Die rote Kurve enthält Myonsignale. Ein dem Energieverlust minimal ionisierender Teilchen entsprechender Peak ist bei Kanal 130 angedeutet.

Als Mindestpulshöhenwert, bei dem von einem Myontreffer ausgegangen werden kann, ergibt sich für eine Dreiergruppe aus der Abbildung 3.10 ein Wert von  $\approx 100$ . Dieser Abszissen-Wert ist der Mindestpulshöhenwert für die Myon-Treffererkennung im Algorithmus.

#### Notwendigkeit eines neuen Detektorsystems

Von ursprünglich vier ZEUS-Detektoren funktionierte nur noch das eine Detektormodul, mit dem die oben dargestellten Messungen durchgeführt wurden. Um einen Myon-Spur-Monitor zu realisieren sind jedoch mindestens drei Siliziumstreifendetektoren notwendig. Von Frau Dr. I. Abt vom Max-Planck-Institut München wurden vier einseitige und zwei doppelseitige Siliziumstreifendetektoren aus dem HERA-B Experiment bereitgestellt. Um diese speziell für das HERA-B Experiment produzierten Detektormodule einsetzen zu können, musste ein neues Messsystem entwickelt werden.

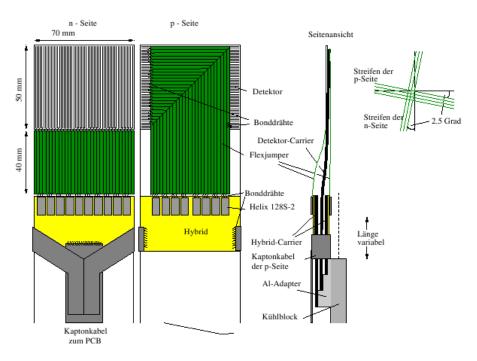
In den nachfolgenden Kapiteln werden die Detektormodule und die spezielle Ausleseelektronik (Helix128.2.2.-Chip) charakterisiert und ein Messaufbau vorgestellt, der es ermöglicht, mit diesen HERA-B Detektoren kosmische Myonen nachzuweisen.

# **Kapitel 4**

## Der HERA-B Siliziumstreifendetektor

#### 4.1 Das Detektormodul

Die HERA-B Detektoren wurden im Halbleiterlabor des Max-Planck-Instituts für Physik in München entwickelt und produziert [1]. Ein Detektormodul besteht aus dem eigentlichen Siliziumstreifendetektor, der auf eine gabelförmige Trägerplatte aus Kohlefaser geklebt ist, und einer Verdrahtungseinheit, die die Verbindung zwischen dem Detektor und der Ausleseelektronik herstellt, auf der wiederum die Auslesechips platziert sind. Um mechanischen Verspannungen vorzubeugen, die beim Kleben der Siliziumdetektoren auftreten können, wurde ein elastischer Silikonkleber verwendet. Über Kapton-Folienkabel werden alle nötigen Steuersignale und Spannungen angelegt. Eine Anschlussmöglichkeit an das Kapton-Folienkabel bietet ein ZIF¹-Stecker mit 30 Pins und einem Pinabstand von jeweils 1 mm.



**Abbildung 4.1:** doppelseitiges Detektormodul [17]

Bei einem doppelseitigen Detektormodul (Abb. 4.1) mit einer Leistungsaufnahme von

<sup>&</sup>lt;sup>1</sup>Zero-insert-Force

9 bis 14 Watt sind zwei Ausleseelektronik-Einheiten zusammen auf einem Kühlblock angebracht. Der Detektor besteht aus einem 280  $\mu$ m dicken, schwach n-dotierten Substrat, auf dessen beiden Seiten hochdodierte p- bzw. n-Streifen bis auf den Stereowinkel senkrecht zueinander implantiert sind. Die Auslesestreifen haben auf der p-Seite einen Abstand von 54.67  $\mu$ m und auf der n-Seite von 51.75  $\mu$ m, sodass sich auf der n-Seite 1280 und auf der p-Seite 1024 Auslesestreifen befinden. Die Streifen sind in einem Stereowinkel von 2.5 Grad gegen die Detektorkante gekippt. Die Auslese von 128 Streifen übernimmt der Chip Helix128.2.2. Somit befinden sich auf der n-Seite der Ausleseelektronik 10 Helix-Chips und auf der p-Seite 8. Der Anschluss der Spannungsversorgungen und Steuersignale für ein doppelseitiges Detektormodul wird für jede Seite mit jeweils einem 30-poligen Kaptonkabel realisiert, deren Pinbelegungen im Anhang in Form zweier Tabellen angegeben sind.

Bei einem einseitigen Detektormodul (Abb. 4.2) befindet sich auf dem Kühlblock eine Ausleseelektronik-Einheit. Auf der strukturierten Seite des einseitigen Detektors sind p-Streifen implantiert, die an 1280 Auslesestreifen kapazitiv gekoppelt sind. Die Auslesestreifen, deren Signale von 10 Helix-Chips ausgelesen werden, haben jeweils einen Abstand von  $51.75 \, \mu$ m. Die Pinbelegung eines einseitigen Detektormoduls entspricht bis auf die Polarität der Detektorspannung der Pinbelegung eines doppelseitigen Moduls.

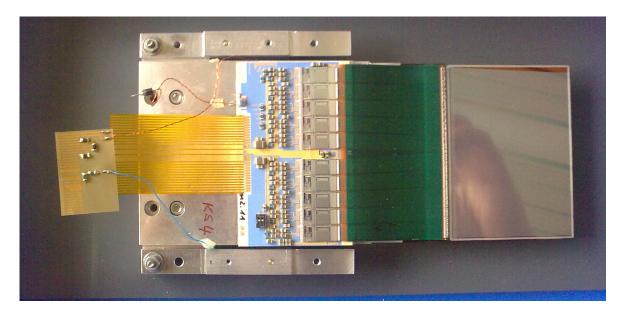


Abbildung 4.2: einseitiges Detektormodul KS4

#### 4.2 Helix128.2.2

Der Helix-Chip128.2.2 (Abb. 4.3) ist ein analoger Auslesechip für Siliziumstreifendetektoren, der speziell für das HERA-B Experiment entwickelt wurde. Der Chip enthält 128 Kanäle, von denen jeder mit einem ladungsempfindlichen Vorverstärker für beide Polaritäten und einem nachfolgenden Pulsformer, der einen semigaußschen Puls mit einer variablen Pulslänge erzeugt, ausgestattet ist. Weiter folgt ein Zwischenverstärker, dessen Ausgang mit einer analogen Pipeline verbunden ist, die 128+8+5 Zellen besitzt. 128 Zellen dienen dem Speichern von bis zu 128 Signalen pro Einzelstreifen, fünf Zellen benötigt der Helix-Chip für seine interne Logik, und die restlichen acht Zellen speichern die Reihenfolge der

4.2. Helix128.2.2

auszugebenden Daten. Ein Multievent-Buffering wird hierdurch ebenfalls realisiert und bis zu 8 Events können pro Trigger aufgenommen werden. Durch einen Multiplexer werden die 128 Kanäle (nicht zu verwechseln mit den 128 Zellen der Pipeline) seriell über eine Datenleitung ausgegeben. Anschließend hängt der Multiplexer die Pipeline-Zellnummer an, aus der er die Daten ausgelesen hat. Betriebsspannungen und andere Parameter, die die Funktion des Helix-Chips beeinflussen, können über ein serielles Interface eingestellt werden [18]. In Abb. 4.3 ist schematisch einer der 128 Kanäle des Helix-Chips zu sehen.

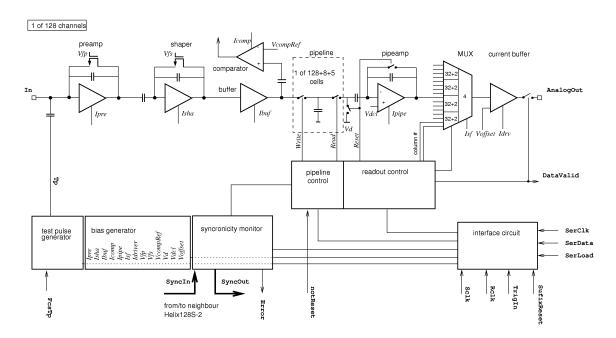


Abbildung 4.3: schematische Darstellung eines Kanals des Helix-Chips [18]

#### 4.2.1 Steuersignale des Helix-Chips

Um den Helix-Chip zu betreiben, sind acht Signale notwendig:

- Sampling Clock (Sclk): Die fallende Flanke der Sclk bestimmt den Zeitpunkt, an dem das Detektorsignal abgetastet wird und in die Pipeline geschrieben wird. Sclk ist ein digitales Clock-Signal mit logisch 0 und logisch 1. Die Taktfrequenz im HERA-B-Experiment war 10.41 MHz, was in diesem Fall bedeutet, dass das Detektorsignal alle 0.1 μs abgetastet wurde.
- Read Clock (Rclk): Dabei handelt es sich um die Taktfrequenz des Multiplexers, ebenfalls ein digitales Clock-Signal mit logisch 0 und logisch 1. Eine typische Taktfrequenz der Rclk liegt bei 40 MHz. Die serielle Ausgabe der 128 Kanäle kann mit einer für die Rclk typischen Taktfrequenz von 40 MHz stattfinden.
- Interface Clock (SerClock) : SerClock ist das Clock-Signal für das serielle Interface des Helix128-Chips.
- Datenwort (SerData): Auf dieser Leitung werden im seriellen Interface die Datenworte zum Setzen der 17 Register übergeben. Die übergebenen Datenworte werden auf die SerClock synchronisiert.

Der Chip Helix 128.2.2 bietet keine Möglichkeit, die Register auszulesen, um die Registerwerte zu kontrollieren. Lediglich die Erhöhung der Leistungsaufnahme und die Funktionsfähigkeit der Chips sind Indizien für das korrekte Setzen der Register.

- Load : Auf dieser Leitung wird im seriellen Interface das Ende eines übergebenen Datenworts angezeigt. Das Load-Signal muss synchron zur SerClock kommen, um vom seriellen Interface erkannt zu werden.
- Trigger (TrigIn): Wenn das TrigIn-Signal synchron zur steigenden Sclk-Flanke auf logisch 1 geht, startet der Helix-Chip mit der Ausgabe des gespeicherten Signals.
- Reset (NotReset): Wenn NotReset synchron zur Sclk auf logisch 0 geht, wird die Pipeline zurückgesetzt.
- Testpulse (FcsTp): FcsTp erzeugt Testladungen an den Vorverstärkern des Helix-Chips, welche an vier benachbarten Streifen den Impulshöhen von  $2MIP^2$ , 1MIP, -1MIP, -2MIP entsprechen. FcsTp erzeugt die Kalibrationsladungen sowohl bei steigender als auch fallender FcsTp-Flanke.

#### 4.2.2 Bias-Generator und das serielle Interface

Die benötigten Betriebsparameter für den Helix-Chip müssen nach jeder Spannungsunterbrechung neu programmiert werden. Dazu besitzt der Chip ein serielles Interface, mit dem 17 verschiedene Register gesetzt werden können. Jedes Register hat eine eigene Adresse und beeinflusst einen speziellen Parameter des Chips.

Das serielle Interface besteht aus drei Leitungen: SerClk, SerData, SerLoad. Auf der Leitung SerClk wird die Taktfrequenz vorgegeben, auf der die Signale SerData und SerLoad synchronisiert sein müssen. Die Signalleitung SerData übergibt dem Chip ein 20 bit-Datenwort. Auf der dritten Leitung (SerLoad) bestätigt man dem Chip mit einem Impuls, dass gerade eben ein Datenwort übergeben wurde. Während der Programmierung muss NotReset auf logisch 0 sein und SerClk kontinuierlich laufen. Um eingehende Leitungen zum Detektormodul einzusparen, wurden die Leitungen SerClk mit Rclk und SerData mit TrigIn zusammengelegt.

Das 20 bit-Datenwort setzt sich wie folgt zusammen (Abb. 4.4):



**Abbildung 4.4:** 20 bit-Datenwort [18]

• Broadcast oder common set bit: Wenn dieses bit gesetzt ist, wird die Chip-Adresse ignoriert und das Datenwort wird bei allen Chips in das spezifische Register geschrieben.

 $<sup>^2</sup>$ MIP: Minimum Ionizing Particle  $\hat{=}$  24200  $e^-$ 

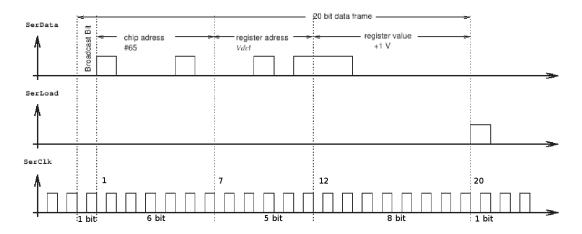
4.2. Helix128.2.2

• Chip address: Die 6 bits adressieren den zu beschreibenden Helix-Chip. Bei einem doppelseitigen Detektor sind auf der p-Seite 8 und auf der n-Seite 10 Helix-Chips. Wenn man von der Ausleseelektronik in Richtung Detektor blickt, geht die Adressierung der Chips von rechts nach links, beginnend mit der n-Seite. Die gebondeten Adressen entsprechen auf der n-Seite 0x10....0x19 und auf der p-Seite 0x0...0x07. Die Helix-Chips mit der Adresse 0x00 und 0x19 sitzen ganz rechts. [19]

- Register address: Die 5 bits sind die Adresse des spezifischen Registers, in das ein Datenwort geschrieben werden soll.
- Data: Die 8 bits entsprechen dem Wert, der in das spezifische Register geschrieben wird.

Das 20-Bit-Datenwort wird mit MSB first<sup>3</sup> in den Chip geschrieben.

In Abb. 4.5 ist ein Beispiel für das serielle Interface-Timing einer Programm-Sequenz gegeben.



**Abbildung 4.5:** Beispiel für eine Programmsequenz des seriellen Interface [18]. Zu beachten ist, dass in diesem Bild aus der Orginal-Dokumentation [18] des Helix-Chips die gezeigte Bitdarstellung nicht mit der Beschriftung übereinstimmt. Korrekt wäre chip address (100010)  $\sharp$ 34, register address (00101) Ipipe, register value (11000000)  $\sharp$ 80  $\mu$ A

<sup>&</sup>lt;sup>3</sup>Most Significant Bit first

In Tabelle 4.1 sind die Standard-Betriebsparameter [18] (stand. Wert) der 17 Register angegeben und die im Versuchsaufbau verwendeten (ermitt. Wert) aufgelistet.

Registername	Adresse (DEC)	Adresse (BIN)	stand.Wert	ermitt. Wert	
Ipre	01	00001	80=200μA	150=375μA	
Isha	02	00010	40=100μA	40=100μA	
Ibuf	03	00011	40=100μA	40=100μA	
Icomp	04	00100	20=20μA	20=20μA	
Ipipe	05	00101	16=40μΑ	16=40μA	
Isf	06	00110	40=100μA	40=100μA	
Idriver	07	00111	36=90μA	36=90μA	
Vfp	08	01000	140=0.2V	140=0.2V	
Vfs	09	01001	224=1.5V	128=0V	
VcompRef	10	01010	140=±20mV	140=±20mV	
Vd	11	01011	74=-840mV	74=-840mV	
Vdcl	12	01100	192=1V	192=1V	
Voffset	13	01101	96=-0.5V	160=0.5V	
Latency	17	10001	x <sup>4</sup>	3	
SyncReg	18	10010	x	0	
ClkDiv	19	10011	x	0	
TokenDelay	20	10100	x	144	
		•			

Tabelle 4.1: Registerwerte

• Ipre: preamplifier bias current

• Isha: shaper bias current

• Ibuf: buffer bias current

• Icomp: comparator bias current

• Ipipe: pipeamp bias current

• Isf: drive strength of multiplexer

• Vfp : preamplifier feedback resistance

• Vfs : shaper feedback resistance

• VcompRef: comparator threshold level

• Vd : reset level

• Vdcl: ground level

• Voffset : output offset

<sup>&</sup>lt;sup>4</sup>variable Einstellung

4.2. Helix128.2.2

#### 4.2.3 Der Testpuls-Generator

Eine besondere Funktion des Helix128 ist der Testpuls-Generator, mit dem es möglich ist, die Auslese zu testen. Mit einer steigenden oder fallenden Flanke des FcsTp-Pulses wird eine Ladung von

- $\approx +2MIP_{Si}$  in die Kanäle 1,5,9,13,...
- $\approx +1MIP_{Si}$  in die Kanäle 2,6,10,14,...
- $\approx -1MIP_{Si}$  in die Kanäle 3,7,11,15,...
- $\approx -2MIP_{Si}$  in die Kanäle 4,8,12,16,... injiziert.

1*MIP*<sub>Si</sub> ist äquivalent zu einer Ladung von 24200 Elektronen. Ein generierter Testpuls FcsTp und ein TrigIn erzeugen am Ausgang Analog Out ein treppenförmiges Muster bzw. eine Treppenstufenfunktion, mit der sich die eingestellten Betriebsparameter kontrollieren und optimieren lassen.

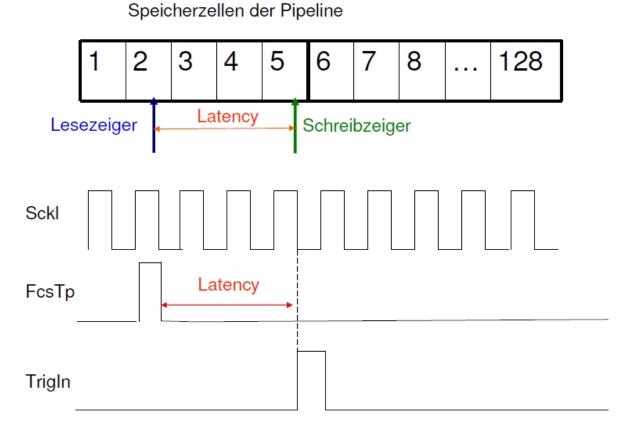
#### 4.2.4 Trigger-Latency und Signaltiming

Der Helix128.2.2-Chip wurde speziell für das HERA-B Experiment entwickelt, bei dem die Bunch-Frequenz 10,41 MHz betrug. Die Sclk des Helix-Chips war genau auf die 10,41 MHz synchronisiert, sodass mit jedem Bunch das Detektorsignal fortlaufend in die Pipeline des Helix-Chips geschrieben wurde. Bis die Entscheidung getroffen wurde, dass ein interessantes Event vorgelegen hat und das Signal TrigIn ausgelöst wurde, ist eine gewisse Zeit, die Trigger-Latency, vergangen. Aus diesem Grund hat der Chip intern einen Schreibzeiger, der die Pipelinespeicherzelle markiert, in der das Signal gespeichert wird, und einen Lesezeiger, der die auszulesende Zelle (= Schreibzelle minus Latency in Sclk-Einheiten) markiert. Über das serielle Interface kann die Trigger-Latency in Einheiten der Sclk nach Bedarf eingestellt werden. In Abb. 4.6 ist ein mögliches Signaltiming dargestellt. Mit jeder Sclk mit NotReset auf logisch 1 wird das Detektorsignal abgetastet und verstärkt und mit der fallenden Flanke der Sclk in die Pipeline geschrieben. Der sogenannte Schreibzeiger (grüner Pfeil) markiert dabei die jeweilige Zelle, in die geschrieben werden soll. Somit durchschreitet der Schreibzeiger mit der kontinuierlich laufenden Sclk die 128 Zellen. Um die richtige Pipelinezelle auszulesen, hinkt der Lesezeiger um die Trigger-Latency zurück und durchschreitet die Pipeline zwar versetzt, aber ebenfalls kontinuierlich mit der Sclk. In Abb. 4.6 wird bei der zweiten Sclk ein Puls auf den Testpulsgenerator gegeben. Bis das TrigIn-Signal erzeugt wird vergehen drei Sclk-Pulse. Um das Ereignis, das mit der zweiten Sclk in die Speicherzelle geschrieben wurde, auslesen zu können, muss folglich im Register Trigger-Latency der Wert drei eingestellt sein. Mit dieser Einstellung hinkt der Lesezeiger um genau drei Pipeline-Speicherzellen hinterher und zeigt damit auf die auszulesende Speicherzelle.

#### 4.2.5 Datenausgabe

Mit einem eintreffenden TrigIn-Signal zur steigenden Flanke der Sclk wird die Zellennummer der Pipeline, die der Lesezeiger markiert, in ein FIFO<sup>5</sup> geschrieben, das 8 Zellen besitzt. Nach Eintreffen eines TrigIn-Signals gibt der Chip die Daten der Pipeline-Zellennummer

<sup>&</sup>lt;sup>5</sup>First-In-First-Out



**Abbildung 4.6:** Signaltiming, Details siehe Kap.4.2.4

aus, die im FIFO gespeichert wurden. Folgen während der Datenausgabe weitere TrigIn-Signale, so werden die dazugehörigen Pipeline-Zellennummern im FIFO abgelegt, wobei insgesamt maximal 8 Pipeline-Zellennummern im FIFO gespeichert werden können. Die Daten der im FIFO gespeicherten Pipeline-Zellennummern werden nun der Reihe nach gemäß dem Prinzip des FirstIn-FirstOut ausgegeben. Durch die Speicherung der Pipeline-Zellennummern im FIFO kann ein Multi-Event-Buffering realisiert werden. Das bedeutet, dass der Chip während der Datenausgabe gleichzeitig messen und die Daten anschließend ausgeben kann, ohne dass TrigIn-Ereignisse verloren gehen.

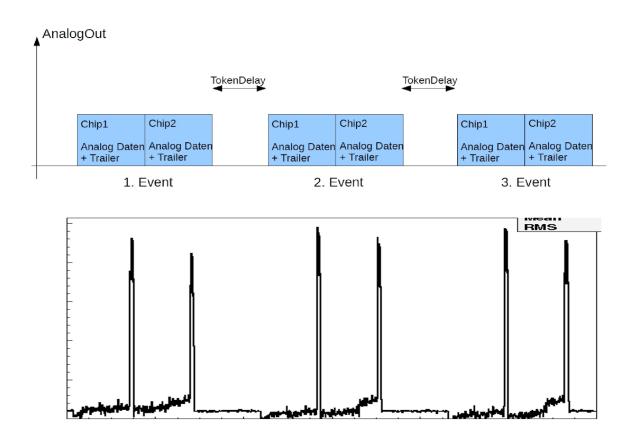
Um Datenausgangsleitungen einzusparen, die von einem Detektormodul wegführen, werden je zwei Helix-Chips im Daisy-Chain-Modus ausgelesen. Das bedeutet, dass die analogen Daten zweier Chips über eine Leitung seriell ausgegeben werden.

In Abb. 4.7 ist gezeigt, wie zwei Chips im Daisy-Chain bei drei TrigIn-Events ihre Daten ausgeben.

Dabei beginnt der Multiplexer mit der Ausgabe des ersten Events; nach einer bestimmten Zeit, die mit dem TokenDelay-Register eingestellt werden kann, wird das zweite Event ausgegeben, usw. So kann der Multiplexer bis zu 8 Events, die im FIFO abgelegt wurden, ausgeben. Nach erfolgter Auslese der im FIFO abgelegten Events muss das NotReset-Signal synchron mit der Sclk für einige Sclk-Takte auf logisch 0 gehen, um den FIFO-Speicher zu löschen. Ansonsten würden bei einem eintreffenden TrigIn-Signal immer dieselben Daten ausgegeben werden.

In Abb. 4.8 wird gezeigt, wie der Multiplexer nach einem eintreffenden TrigIn-Signal nach ungefähr 15 Sclk-Takten beginnt, die Daten der 128 Kanäle eines Chips seriell auszugeben.

4.2. Helix128.2.2



**Abbildung 4.7:** Datenausgabe von zwei Chips im Daisy-Chain bei drei TrigIn-Events. Die Zeit bis zur Ausgabe eines weiteren Events wird durch das Register TokenDelay eingestellt.

Mit jeder fallenden Flanke der Relk gibt der Multiplexer die Daten der Kanäle der Reihe nach aus. Dabei beginnt er mit Kanal 1 und hängt nach Kanal 128 die Pipeline-Zellennummer, aus der die Daten ausgelesen wurden, als 8-bit-Trailer an.

#### 4.2.6 CMOS-und LVDS-Logikpegel

Die benötigten Signale Sclk, Rclk, TrigIn, Load, FcsTp und NotReset für den Helix128.2.2-Chip müssen für Sclk, Rclk und TrigIn in LVDS-Logikpegel<sup>6</sup> und für Load, FcsTp und NotReset in CMOS-Logikpegel<sup>7</sup> vorliegen, damit der Chip auf die Signale reagiert. CMOS gehört zur Logikfamilie von elektronischen Bauteilen, die aus MOSFETs <sup>8</sup> aufgebaut sind, was auch für die Helix-Chips zutrifft. Der Helix-Chip wird mit einer Betriebsspannung von  $\pm 2V$  versorgt, weshalb die Signalspannung für den CMOS-Logikzustand 0 -2V und für den CMOS-Logikzustand 1 +2V betragen muss.

LVDS-Signale werden für hochfrequente Datenübertragung genutzt. Das eigentliche Signal (z.B. CMOS) wird in zwei Signale aufgeteilt, wobei das zweite Signal dem invertierten ersten Signal entspricht. Zudem wird der Signalhub der beiden Signale auf 350 mV reduziert, was zur Folge hat, dass geringere Umladeströme auftreten und dadurch geringeres Übersprechen auf andere Leitungen stattfindet. Auf der Empfängerseite (Helix-Chip) werden die beiden

<sup>&</sup>lt;sup>6</sup>Low Voltage Differential Signaling :  $\triangle U = +350 \text{ mV} = \text{high}$ ,  $\triangle U = -350 \text{ mV} = \text{low}$ 

<sup>&</sup>lt;sup>7</sup>Complementary Metal Oxide Semiconductor: +2V = high, -2V = low

<sup>&</sup>lt;sup>8</sup>Metall-Oxid-Halbleiter-Feldeffekttransistor

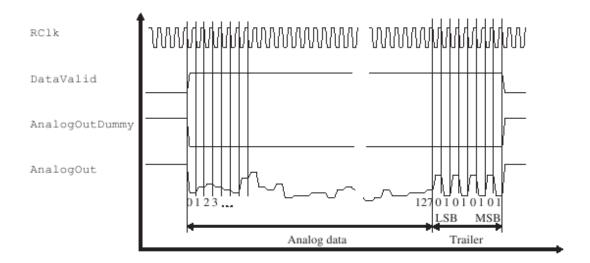


Abbildung 4.8: Format der Datenausgabe von AnalogOut und AnalogOutDummy eines Chips [18]

Signale mit 100  $\Omega$  abgeschlossen, und ein LVDS-Receiver verstärkt die Differenz der beiden Signale, wodurch Störungen auf den Leitungen eliminiert werden.

#### 4.2.7 Detektor-Spannungsversorgungsschema

Wie in Abbildung 4.9 zu sehen ist, befindet sich die Ausleseelektronik des Detektors auf demselben Spannungspotential wie die jeweilige Detektorseite. Zudem führen die Leitungen für die Detektorspannungen (V-bias-high,V-bias-low) des Detektors durch die Ausleseelektronik. Aus diesen Gründen müssen alle Versorgungsspannungen und Eingangs- bzw. Ausgangssignale ein Offset der Detektorspannung aufweisen. Wenn z.B. auf der n-Seite eines Moduls 100 V für die Detektorspannung V-bias-high gewählt wurde, müssen die Versorgungsspannungen des Helix-Chips Vdd = 102 V, Vss = 98 V und Gnd = 100 V betragen. Im Übrigen ist es nicht notwendig, die Versorgungsspannungen für den analogen und den digitalen Teil des Chips zu trennen. Jedoch ist es sinnvoll, sie mit Kondensatoren gegenseitig zu blocken, um ein Übersprechen zu vermeiden.

Durch den Offset wird verhindert, dass es zu großen Spannungsdifferenzen zwischen dem Detektor und der Ausleseelektronik kommt, die die Elektronik zerstören könnten. Bei einer sprunghaften Erhöhung der Detektorspannung kann es ebenfalls zu kurzzeitigen hohen Spannungsdifferenzen kommen, die für die Elektronik sowie für den Detektor schädlich sind. Daher muss die Detektorspannung langsam und kontinuierlich erhöht werden.

4.2. Helix128.2.2

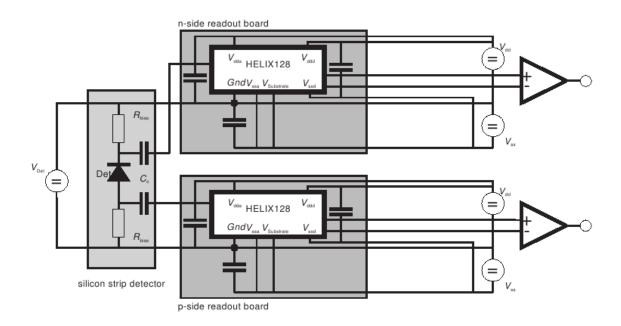


Abbildung 4.9: Masseschema eines doppelseitigen Detektormoduls [18]

# Kapitel 5

## Inbetriebnahme eines Detektormoduls

Um ein HERA-B Detektormodul und speziell die Ausleseelektronik (Helix-Chips) in Betrieb zu nehmen, werden folgende grundsätzliche Komponenten benötigt:

- Serielles Interface zum Setzen der Helix-Chip-Register
- Pegelwandlerplatine für die benötigten Logikpegel CMOS und LVDS
- Programmsequenz zum Testen der Funktion der Chips

Diese Komponenten werden nun vorgestellt und im Detail beschrieben.

# 5.1 Aufbau zur Inbetriebnahme des Helix-Chips über die Testpulsfunktion

Zur ersten Inbetriebnahme eines einseitigen Detektormoduls war folgender Versuchsaufbau erforderlich, der in Abb. 5.1 schematisch dargestellt ist:

Mit einem PC wurden zwei Programmsequenzen generiert: Eine, mit der die Register des Helix-Chips gesetzt werden können, und eine Zweite, die die Funktion des Chips testet. Über einen SBS¹-Controller, der die Verbindung vom PC zu einem VME-Crate² herstellt, wird ein I/O-Register, das im VME-Crate eine feste Hardwareadresse besitzt, angesprochen. Das I/O-Register erzeugt Sclk-, Rclk-, TrigIn-, Load-, FcsTp- und NotReset-Signale und gibt die sie im TTL-Pegel³ aus. Da der Helix-Chip CMOS und LVDS-Logikpegel benötigt, werden die Signale auf eine Pegelwandlerplatine gegeben, die die TTL-Signale in CMOS- und LVDS-Signale umwandelt. Die benötigten Gleichspannungsversorgungen für die Pegelwandlerplatine und den Helix-Chip wurden durch Labornetzgeräte realisiert. Nach dem Pegelwandler werden alle Signale über ein Flachbandkabel und einen Adapter auf das Folienkabel des Detektormoduls gegeben. Die analogen Ausgangssignale werden mit einem Oszilloskop dargestellt.

#### 5.1.1 PC und I/O-Register

Der PC und das I/O-Register übernehmen im Versuchsaufbau die beiden folgenden Aufgaben:

<sup>&</sup>lt;sup>1</sup>VME zu PCI Interface

<sup>&</sup>lt;sup>2</sup>Versa Modular Eurocard Bussystem

<sup>&</sup>lt;sup>3</sup>Transistor-Transistor-Logik 0-5 V

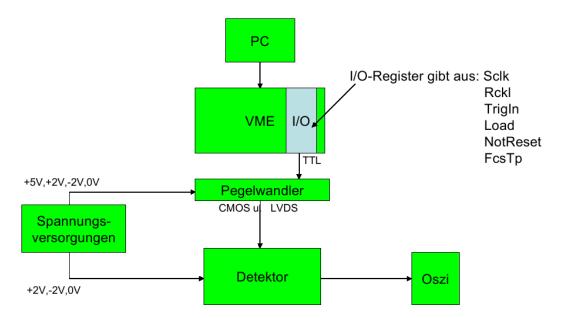


Abbildung 5.1: schematische Darstellung des Versuchsaufbaus zur Inbetriebnahme des Helix-Chips

- Serielles Interface zum Setzen der Helix-Chip-Register
- Programmsequenz zum Testen der Funktion der Chips

Wie in Kapitel 4.2.2 erläutert, müssen die Betriebsparameter des Auslesechips nach jeder Spannungsunterbrechung über ein serielles Interface neu eingestellt werden. Dafür ist es nötig, die 17 internen Register des Chips zu setzen. Dies geschieht über drei Signalleitungen: TrigIn, Rclk und Load. Das 20 bit Datenwort wird synchron mit der Rclk über die Leitung TrigIn eingespeist. Das Ende eines übergebenen Datenwortes wird durch ein mit der Rclk synchrones logisch 1-Signal auf der Load-Leitung angezeigt.

Für das Setzen der Register wurde eigens ein C++ Programm helixv2.C geschrieben. Dieses Programm spricht über einen SBS-Controller ein im VME-Crate sitzendes I/O-Register<sup>4</sup> an. Das I/O-Register hat 16 programmierbare Ein- bzw. Ausgänge, die durch ein internes 16-bit-Output-Register gesetzt werden. Damit beispielsweise der 2. und 4. Ausgang auf logisch 1 geschaltet werden können, muss in das 16-bit-Output-Register der Wert 10 als binäre Zahl, 000000000001010, geschrieben werden. Um zu illustrieren, wie das Programm helixv2.C und das I/O-Register zusammen die Sequenz für das serielle Interface des Helix-Chips erzeugen, wird hier ein Teil des helixv2.C-Programms gezeigt:

Die Programmsequenz beginnt mit den Funktionen setbit(data), clearbit1(data) und doclock(data), die folgendermaßen definiert sind:

int setbit1(int data){ /\*Funktionsdefinition zur Erzeugung von

logisch 1 auf der TrigIn-Leitung \*/

data = data|0x1; /\*weist der Variablen data den Wert

1 zu und setzt damit das 1.bit auf 1 \*/

<sup>&</sup>lt;sup>4</sup>Modell V977 der Firma CAEN

Die Funktion *clearbit*1(*data*) ist mit der Funktion *setbit*1(*data*) identisch; jedoch wird die TrigIn-Leitung (TrigIn-Ausgang) auf logisch 0 gesetzt. Die Definition der Funktion *doclock*(*data*) lautet:

Die in der Datei gespeicherten Werte werden durch ein Unterprogramm (bt-cat.C) in einen binären Datenstrom umgewandelt, welcher anschließend via SBS-Interface zum I/O-Register geht. Durch das sequentielle Aufrufen von setbit1(data), clearbit1(data) und doclock(data) in der richtigen Reihenfolge läßt sich ein 20 bit-Wort zum Setzen des Parameters Ipre (Registeradresse 1) wie folgt realisieren:

```
data = setbit1(data);  /*broadcast bit*/ set 1 bit: 1

data = clearbit1(data);  /* chip address*/ set 6 bits: 000001

data = clearbit1(data);
data = clearbit1(data);
data = clearbit1(data);
data = setbit1(data);
data = clearbit1(data);
/* register address 1*/ set 5 bits: 00001

data = clearbit1(data);
data = clearbit1(data);
data = clearbit1(data);
data = clearbit1(data);
data = setbit1(data);
data = setbit1(data);
```

```
data = setbit1(data); /* dataword 216*/ set 8 bits: 11011000 data = setbit1(data); data = clearbit1(data); data = setbit1(data); data = setbit1(data); data = clearbit1(data); data = clearbit1(data); data = clearbit1(data); data = clearbit1(data); data = doload(data); /*load*/ writes out all 20 bits for(i = 0; i < 300; i + +) \{ data = doclock(data); \}
```

Durch diese Programmsequenz ist der Ausgang 1 des I/O-Registers als Datenleitung TrigIn definiert. Ebenso wird dadurch der Ausgang 3 als Datenleitung für Rclk und Sclk definiert. Mit dem Aufrufen der Funktion setbit1(data) geht TrigIn (Ausgang 1) auf logisch 1 und parallel dazu wird ein Clock-Puls (Ausgang 3) erzeugt. Somit ist garantiert, dass das Datenbit synchron zur Rclk und Sclk erzeugt wird. In diesem Versuchsaufbau betrug die Signalfrequenz der Sclk/Rclk 100 kHz.

Mit den so definierten Funktionen wird eine Programmsequenz zum Setzen der Register programmiert.

Mit der oben gezeigten Sequenz wird das erste Register gesetzt, das den Betriebsparameter *Ipre* einstellt. Durch die Abfolge des Programms werden die Daten mit MSB-First<sup>5</sup> in das Register geschrieben. Am Ende eines übergebenen Datenwortes erzeugt die Funktion *doload(data)* einen Puls auf der Load-Datenleitung und zeigt damit dem Helix-Chip an, dass die vorherigen 20-Bit ein Datenwort waren. Anschließend ist es notwendig, mindestens 20 Clockpulse (im Beispiel sind es 300 Clockpulse) auf der Rclk-Datenleitung zu erzeugen, die der Chip benötigt, um die übergebenen Informationen zu verarbeiten. Da der Helix-Chip insgesamt 17 Register besitzt, die alle gesetzt werden müssen, wird die Sequenz für die entsprechenden Register 17 mal wiederholt.

Die zweite Aufgabe des PCs und des I/O-Registers ist das Erzeugen einer Signalsequenz, die das Testen der Funktion und der eingestellten Betriebsparameter des Helix-Chips ermöglicht. Dafür wurde ein weiteres Programm helixv2run.C geschrieben, das an den Ausgängen der Chips eine Treppenstufenfunktion generieren soll.

Ein Teil des Programms wird hier gezeigt:

```
for(i = 0; i < 30; i + +) \{

data = notreset(data); /*erzeugt 30 mal das Reset Signal zum

} Löschen der Pipeline*/
```

<sup>&</sup>lt;sup>5</sup>Most-Significant-Bit-First

```
for(i = 0; i < 300; i + +)
data = doclock(data);
                             /*erzeugt 300 Sclk/Rclk-Pulse/
for(i = 0; i < 1; i + +)
data = dotest(data);
                            /*erzeugt das FcsTp-Signal zum Start
                          des Testpulsgenerators */
}
for(i = 0; i < 50; i + +)
data = doclock(data);
                              /*erzeugt 50 Sclk/Rclk-Pulse /
for(i = 0; i < 3; i + +)
data = setbit1(data);
                             /*erzeugt 3 sequentielle TrigIn-Signale,
                           welche die Helix-Chips veranlassen 3 Events auszugeben*/
}
for(i = 0; i < 3000; i + +)
data = doclock(data);
                              /*3000 Sclk/Rclk-Pulse zur Ausgabe
                           von 3\times(256 \text{ Streifen} + \text{Pipelinezellennummer} + \text{Token Delay}) \le
3000 */
}
```

Die Funktionen *notreset*(*data*) und *dotest*(*data*) produzieren ein Signal auf der NotResetund FcsTp-Leitung und synchron dazu wird auf der Sclk/Rclk-Leitung ebenfalls ein Puls erzeugt. Die Programmsequenz beginnt mit der Ausgabe von NotReset-Pulsen, um die Pipeline im Helix zu löschen. Danach folgen Sclk/Rclk-Pulse und es wird ein FcsTp-Puls auf den helixinternen Eingang des Testpulsgenerators gegeben. Anschließend wird eine definierte Anzahl von Sclk/Rclk-Signalen erzeugt (in diesem Fall 50) woraufhin drei TrigIn-Signale generiert werden, die den Chip veranlassen, drei Events auszugeben. Um in diesem Beispiel die richtige Pipelinezelle des Chips auszulesen, in der sich die Daten der Testpuls-Treppenstufenfunktion befinden, muss die Trigger-Latency auf 51 (51 = 50 Sclk-Pulse + 1 TrigIn-Puls) eingestellt sein.

#### 5.1.2 Pegelwandler

Das I/O-Register gibt die Steuersignale im TTL-Pegel aus. Der Helix-Chip benötigt jedoch CMOS-Pegel<sup>6</sup> und LVDS-Pegel. Daher werden die Signale über Lemo-Kabel<sup>7</sup> auf einen Pegelwandler gegeben, der die Signale konvertiert. Ein Teil des Schaltplans ist in Abb. 5.2 zu sehen.

Auf der linken Seite befinden sich die Lemo-Eingänge L1IN - L4IN, die jeweils mit einem Schmitttrigger verbunden sind. Der Schmitttrigger hat die Funktion, aus einem Signal,

 $<sup>^{6}</sup>$ logisch 1 = +2V ; logisch 0 = -2V

<sup>&</sup>lt;sup>7</sup>Push-Pull-Steckverbinder

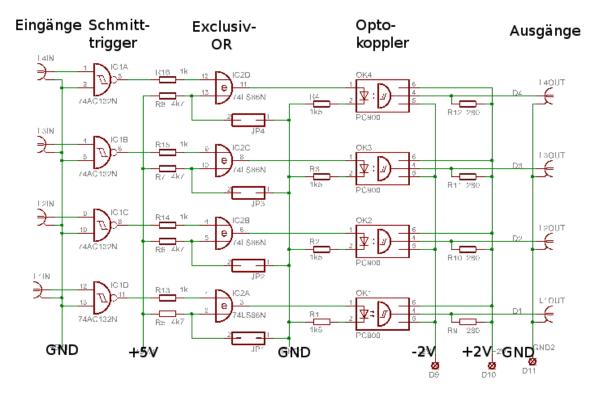


Abbildung 5.2: Relevanter Teil der Elektronik zur Pegelwandlung

das aufgrund von Reflexionen oder anderen Störungen keine steile Flanke mehr besitzt, ein eindeutiges digitales Signal herzustellen. Im Anschluss an den Schmitttrigger folgt ein Exclusiv-OR-Schaltelement, das als Inverter dienen kann, wenn der zweite Eingang wahlweise auf logisch 1 (= +5 V) oder logisch 0 (= 0 V) gelegt wird. Die Schalter JP1 - JP4 bieten die Möglichkeit, den Inverter zu überbrücken und damit das Signal nicht zu invertieren. Hinter dem Exclusiv-OR-Schaltelement befindet sich ein Optokoppler<sup>8</sup>. Dabei handelt es sich um ein optoelektronisches Bauelement zur Signalübertragung zwischen galvanisch getrennten Stromkreisen. Dieses Bauelement besteht auf der primären Seite aus einer Leuchtdiode und auf der sekundären Seite aus einem Fototransistor. Die Isolationsspannung zwischen primärer und sekundärer Seite beträgt hier 7500 V, wodurch es möglich ist, auf der sekundären Seite den Signalen ein Offset von z.B 100 V aufzulegen. Dies wird notwendig, wenn ein doppelseitiger Detektor betrieben wird, bei dem die Helix-Chips auf demselben Potential liegen wie der Detektor. Werden an den Kollektor des Fototransistors +2 V + Offset<sup>9</sup> und am Emitter -2 V + Offset angeschlossen, so ergibt sich der für den Helix-Chip benötigte Signal-Pegel CMOS.

Für die LVDS-Signale werden an den Optokopplern jeweils +5 V + Offset und 0 V + Offset angeschlossen. Als weiteres Bauelement folgt auf der sekundären Seite der Optokoppler ein IC<sup>10</sup>, das die LVDS-Signale erzeugt und dessen Versorgungsspannung ebenfalls den Offset besitzt.

Die Ausgänge der Optokoppler und LVDS-ICs werden entsprechend der Pinbelegung auf ein

<sup>&</sup>lt;sup>8</sup>H11N1

<sup>&</sup>lt;sup>9</sup>Detektorspannung

<sup>&</sup>lt;sup>10</sup>Integrierter Schaltkreis, DS90C031TM

30-poliges Flachbandkabel gegeben, das zum Detektor führt. Zwischen Pegelwandler und Detektor befindet sich im ersten Versuchsaufbau zusätzlich eine Zwischenplatine, auf der die Spannungsversorgungen für das Detektormodul auf das Flachbandkabel gelegt wurden. Im Detektorgehäuse befindet sich ein Adapter, der die Verbindung zwischen Flachbandkabel und Folienkabel der Detektormodule herstellt.

#### 5.2 Messungen am Testboard

Die ersten Messungen sollten an einem Helix-Chip Testboard stattfinden, um die grundlegende Funktionsweise des Helix-Chips zu erlernen. Das verwendete Testboard bestand nur aus der Ausleseelektronik eines Detektormoduls. Trotz jeglicher Bemühung zeigte das Testboard keine Funktion. Durch Untersuchungen mit einer Wärmebildkamera und einem Mikroskop zeigte sich, dass ein gelöster Bonddraht einen Kurzschluss auf der Helix-Chip Ausleseelektronik erzeugt hatte. Der fehlerhafte Bonddraht wurde entfernt und im Detektorlabor E12 der TU-München durch einen neu gebondeten Draht ersetzt. Die Funktion des Testbords konnte dennoch nicht hergestellt werden, weshalb für den weiteren Versuchsaufbau ein einseitiges Detektormodul verwendet wurde.

#### 5.3 Messungen am einseitigen Detektormodul KS3

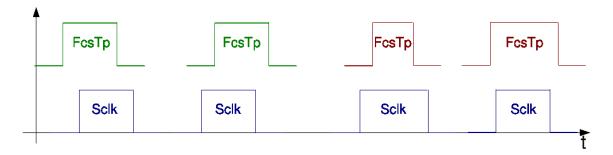
Die folgenden Messungen wurden mit dem einseitigen Detektormodul KS3 durchgeführt. Nachdem das Detektormodul angeschlossen war und die vorgeschriebenen Spannungen und Steuersignale anlagen, war die Leistungsaufnahme des Detektormoduls anfänglich sehr gering und es flossen nur wenige Milliampere. Dies änderte sich auch nicht, nachdem dem Chip die Programmsequenzen zum Setzen der Helix-Register gesendet wurden. Bis auf *Ipre* und *Voffset* wurden die Standard-Registerwerte, die in Kapitel 3 angegeben wurden, verwendet. Um ein möglichst großes Ausgangssignal zu erhalten, wurde für *Ipre* und *Voffset* ein Registerwert von 200 eingestellt. Die Leistungsaufnahme sollte bei diesen Registerwerten ungefähr 5 bis 7 Watt für ein einseitiges Modul betragen. Denn für jeden Kanal des Helix128-Chips fließen die Ströme *Ipre*, *Isha*, *Ipipe* etc. Beträgt *Ipre* beispielsweise 500  $\mu$ A pro Kanal, so berechnet sich der Gesamtstrom von *Ipre* eines Detektormoduls mit 10 Helix-Chips aus  $128 \times 10 \times 500 \ \mu$ A = 0.64 A, woraus sich eine Leistungsaufnahme von ca. 2.4 Watt ergibt. Werden die übrigen Ströme (*Isha*, *Ipipe*, etc.) mit *Ipre* aufsummiert, erhält man eine Leistungsaufnahme von ungefähr 6 Watt.

In diesem Stadium der Messungen war das Beobachten der Leistungsaufnahme die einzige direkte Möglichkeit zu erkennen, ob das Setzen der Register erfolgreich war oder nicht. Aus der Beobachtung, dass keine Leistungsänderung stattgefunden hat, musste geschlossen werden, dass ein oder mehrere Parameter nicht korrekt waren. Daraufhin wurden alle eingestellten Spannungen, Kabelverbindungen, Komponenten des Pegelwandlers, Steuersignale und die Programmsequenzen überprüft, konnten allerdings als Fehlerquelle ausgeschlossen werden. Zur Inbetriebnahme der Siliziumstreifendetektoren aus dem HERA-B Experiment stand als einziges Dokument die Pinbelegung der Folienkabel zur Verfügung. Als letzte Eventualität der Fehlerquelle wurde daher die Pinbelegung überprüft, indem vom Folienkabel aus die Verbindungen zur Elektronik gemessen wurden.

Es zeigte sich, dass nicht wie in der Dokumentation beschrieben der Pin Vssref<sup>11</sup> eine Verbindung zu  $20~\text{k}\Omega$ -Widerständen hat, sondern der Pin Vbiashigh, woraus folgt, dass diese zwei Pinbelegungen im vorhandenen Dokument vertauscht waren. Die in dieser Arbeit angegebene Pinbelegung der Folienkabel im Anhang ist bereits korrigiert. Nachdem die Verkabelungen entsprechend geändert waren, stellte man nach dem Setzen der Register einen sofortigen Anstieg der Leistungsaufnahme auf ca. 6 Watt fest. Auch das Erhöhen des Registerwerts Ipre vergrößerte die Leistungsaufnahme zusätzlich. Es konnte nun geschlussfolgert werden, dass das Setzen der Register funktionierte.

So wurde nun das Programm helixv2run.C, das zur Funktionsüberprüfung des Helix-Chips geschrieben wurde, gestartet, wodurch eine Signalsequenz gesendet wurde, die den Chip veranlassen sollte, Daten auszugeben.

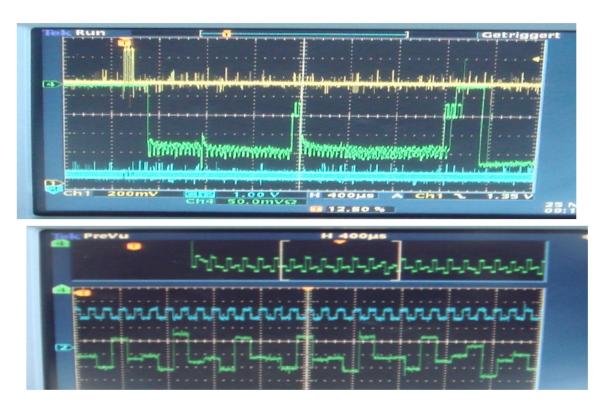
Die Ausgänge<sup>12</sup> des Helix-Chips waren an einem Oszilloskop angeschlossen. Anfänglich waren keinerlei Signale am Oszilloskop zu erkennen. Es stellte sich heraus, dass zum einen ein messtechnisches Problem und zum anderen ein zu hoher Wert für Voffset die Ursache waren. Wenn der Registerwert Voffset zu hoch eingestellt ist, gibt der Chip keine Daten aus, weshalb Voffset auf 140 eingestellt wurde. Das messtechnische Problem ergab sich daraus, dass die galvanische Trennung durch den Pegelwandler dazu führt, dass das Oszilloskop die Ausgangssignale nicht über ein definiertes Massenpotential messen kann. Um dies zu beseitigen musste, eine Verbindung zwischen der sekundären Massenseite des Pegelwandlers und der Masse des Oszilloskops hergestellt werden. Für ein einseitiges Modul, bei dem die Ausleseelektronik auf Masse liegt, ist dies unproblematisch. Nachdem diese Verbindung hergestellt, die Register neu gesetzt und die Programmsequenz helixv2run.C gesendet war, konnte zwar die prinzipielle Auslesefigur mit der charakteristischen Pipelinezellennummer betrachtet werden, aber die Treppenstufenfunktion war nicht zu identifizieren. Um das Signaltiming von Sclk zu FcsTp zu überprüfen, wurden mittels eines Frequenzgenerators die Pulse für FcsTp erzeugt, die keine feste Phasenbeziehung zur Sclk aufweisen. Danach war es möglich, die Treppenstufenfunktion gelegentlich, aber noch unregelmäßig, auf dem Oszilloskop zu beobachten. Daraus wurde geschlossen, dass die Phasenbeziehung zwischen Sclk und FcsTp im Programm helixv2run.C zur Generierung der Treppenstufenfunktion nicht die Richtige war. In Abb. 5.3 sind die Testergebnisse sichtbar, anhand derer man erkennen kann, welche Phasenbeziehungen eine Treppenstufenfunktion hervorgebracht haben.



**Abbildung 5.3:** Phasenbeziehungen zwischen FcsTp und Sclk. Hier sind vier verschiedene Varianten gezeigt, die durch das Programm helixv2run.C realisiert werden konnten. Die ersten beiden Varianten (von links) erzeugten am Ausgang des Chips eine Treppenstufenfunktion.

 $<sup>^{11}</sup>$ Am Pin Vssref wird -2 V angeschlossen und über einen 20 k $\Omega$ -Widerstand entsteht daraus der Strom Iref.

<sup>&</sup>lt;sup>12</sup>AnalogOut und AnalogOutDummy



**Abbildung 5.4:** Erste Aufnahmen mit dem Oszilloskop, bei denen die Ausgabe der Treppenstufenfunktion zu sehen war.

In Abb. 5.4 stellt die grüne Kurve die Ausgabe der Treppenstufenfunktion für zwei Helix-Chips im Daisy-Chain-Modus dar, die gelbe steht für das dreifache TrigIn-Signal und die blaue entspricht dem Sclk-Signal. Rauschen und Störsignale, die deutlich auf der TrigIn-Leitung zu sehen sind, entstanden durch Reflexionen und falsch abgeschlossene Signalleitungen an der Adapterplatine. Im späteren Versuchsaufbau konnte auf die Adapterplatine durch eine direkte Verkabelung vom Pegelwandler zum Detektor verzichtet werden, was die Störungen auf den Signalleitungen erheblich minderte.

#### 5.4 Versuchsaufbau zum Nachweis von Myonen

#### 5.4.1 Anforderungen an den zweiten Versuchsaufbau

Um im Labor kosmische Myonen mit einem einseitigen Hera-B Siliziumstreifendetektor messen zu können, ist es notwendig, den oben beschriebenen Versuchsaufbau wie folgt zu erweitern.

Alle Steuersignale, die benötigt werden, um den Helix-Chip zu betreiben, müssen im Versuchsaufbau so erzeugt werden, dass die Messungen automatisiert ablaufen. Damit die Signale der fünf AnalogOut/AnalogOutDummy-Leitungen des Helix-Chips am PC ausgewertet werden können, ist es erforderlich, die analogen Signale zu digitalisieren und im PC zu speichern. Zudem wird ein Triggersignal benötigt, das die ganze Abfolge einer Messung startet.

#### 5.4.2 Realisierung

In Abb. 5.5 ist der Versuchsaufbau schematisch dargestellt. Wie im ersten Versuchsaufbau ist es auch hier wieder notwendig, die Register des Helix-Chips mit Hilfe eines PCs und eines I/O-Registers zu setzen, um die Betriebsparameter des Helix-Chips einstellen zu können. Die Digitalisierung der analogen Ausgangssignale übernimmt der Sequencer in Verbindung mit drei C-RAMS (siehe Kapitel 4.1.2). Die Ansteuerung sowie das Einstellen des Sequencers und der C-RAMS auf die gewünschten Betriebsparameter werden durch das Programm MT-Online durchgeführt. Im Steuerfile von MT-Online werden der Sequencer und die drei C-RAMS durch Angabe der Hardwareadresse und der benötigten Anzahl der zu digitalisierenden Kanäle definiert. Durch Starten von MT-Online werden zuerst die Parameter der Module (Sequencer, C-RAMS) eingestellt. Danach sind die Module bereit, durch ein einkommendes Triggersignal der Szintillatoren ausgelesen zu werden. Der Sequencer übernimmt nach dem Triggersignal die Erzeugung des Sclk/Rclk-Signals vom Frequenzgenerator, welcher die Helix-Chips zwischen den Triggerereignissen kontinuierlich mit diesem Signal versorgt. Es beginnt die Ausgabe von 2016 Clock-Pulsen und 2016 Conversions-Pulsen. Die Clock-Pulse werden als Sclk und Rclk des Helix-Chips genutzt, woraus folgt, dass der Helix-Chip die Ausgangssignale der fünf AnalogOut-Leitungen mit der Clockfrequenz des Sequencers ausgibt. Die Conversionssignale sind gegenüber den Clock-Pulsen um eine einstellbare Zeit verzögert und bestimmen den Zeitpunkt der Digitalisierung an den C-RAMS. Da ein C-RAMS nur zwei differentielle Eingänge hat, ist es notwendig, drei C-RAMS zu betreiben, um ein einseitiges Detektormodul auszulesen. An die differentiellen Eingänge der C-RAMS werden die Ausgangssignale AnalogOut und AnalogOutDummy des Helix-Chips angeschlossen. Somit wird nur die Differenz von AnalogOut und AnalogOutDummy digitalisiert. Die digitalisierten Daten der C-RAMS werden mit Hilfe von MT-Online im PC gespeichert.

Damit die Messungen automatisiert ablaufen, ist es erforderlich, die Steuersignale Sclk/Rclk, TrigIn, NotReset und FcsTp durch eine Zusammenschaltung der einzelnen Komponenten (Frequenzgenerator, Sequencer, Triggersignal) mit Dual-Timern und logischen Verknüpfungen zu realisieren. In Abb. 5.6 ist diese Schaltung gezeigt.

- Triggersignal: Zwei Szintillatoren, die sich jeweils unterhalb und oberhalb des Detektors befinden, sollen das Triggersignal erzeugen, das die gesamte Datenauslese startet. Dafür werden die Ausgänge der Szintillatoren jeweils auf einen Diskriminator gegeben, mit dem zum einen die Pulslänge am Ausgang des Diskriminators eingestellt werden kann, und zum anderen die Schwelle, ab der der Diskriminator einen Teilchendurchgang akzeptiert. Durch UND-Verknüpfung der beiden Ausgänge der Diskriminatoren und eine eingestellte Pulslänge von 10 ns an den Ausgängen der Diskriminatoren kann sichergestellt werden, dass nur ein Myon, das beide Szintillatoren durchquert, ein Triggersignal generiert. Die Module für die logischen Verknüpfungen bieten die Möglichkeit, die Pulsbreite am Ausgang einzustellen. Für das Triggersignal wird eine Pulsbreite von 1 μs gewählt.
- Sclk/Rclk: Da der Helix-Chip eine kontinuierliche Sclk/Rclk benötigt, um stabil zu arbeiten, werden die Komponenten Frequenzgenerator, Triggersignal und Sequencer zusammengeschaltet. Der Frequenzgenerator läuft kontinuierlich mit einer einstellbaren Frequenz (1-5 MHz). Damit die Logikpegel des Frequenzgenerators von den Logik-Modulen erkannt werden, muss der Frequenzgenerator auf NIM-Pegel<sup>13</sup>

 $<sup>^{13}</sup>$ NIM-Pegel:  $\log 0 = 0$ V und  $\log 1 = -0.7$ V

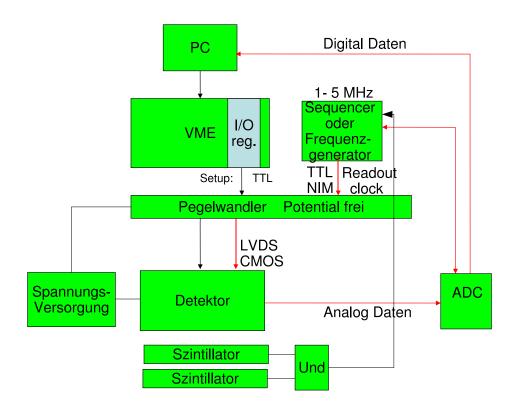
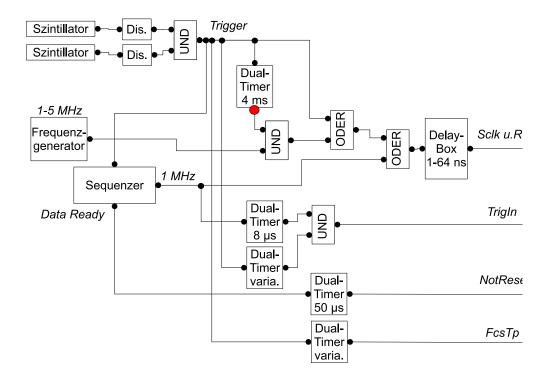


Abbildung 5.5: schematischer Versuchsaufbau

eingestellt werden. Mit einem eingehenden Triggersignal soll nun der Frequenzgenerator gesperrt werden, da die weiteren Sclk-Signale vom Sequencer erzeugt werden sollen. Dafür wird das Triggersignal als Startsignal auf einen Dual-Timer gegeben, der daraufhin für 4 ms an seinem invertierten Ausgang auf logisch 0 geht. Mit einer UND-Verknüpfung der Ausgänge des Frequenzgenerators mit dem invertierten Ausgang des Dual-Timers wird erreicht, dass der Frequenzgenerator für 4 ms gesperrt wird. Anschließend geht der Ausgang der UND-Verknüpfung auf einen Eingang einer ODER-Verknüpfung. Der zweite Eingang der ODER-Verknüpfung wird mit dem Triggersignal belegt. Dadurch erzeugt ein Triggersignal einen zusätzlichen Sclk-Puls. Um die Clock-Pulse des Sequencers auf die Sclk-Leitung zu geben, muss der Ausgang der ODER-Verknüpfung zu einer weiteren ODER-Verknüpfung führen. Der zweite Eingang dieser ODER-Verknüpfung wird mit den Clock-Pulsen des Sequencers belegt, der nach einem einkommenden Triggersignal startet. Da der Sequencer die Clock-Pulse im TTL-Pegel ausgibt, müssen diese erst durch einen Pegelwandler auf NIM-Pegel transformiert werden, bevor sie auf den zweiten Eingang der ODER-Verknüpfung gegeben werden können. Zum Schluss werden die Sclk/Rclk-Pulse über eine Delay-Box geschleift, wodurch es möglich ist, die Sclk/Rclk-Signale zeitlich gegenüber den Signalen FcsTp und TrigIn zu verschieben. Durch diese Verschaltungen wird eine Sclk/Rclk generiert, wie sie schematisch in Abb. 5.7 zu sehen

• TrigIn: Um sicher zu stellen, dass das TrigIn-Signal nur erzeugt wird, wenn der Sequencer gestartet und ein Triggersignal vorgelegen hat, wird die Clock des Sequencers



**Abbildung 5.6:** Zusammenschaltung der einzelnen Komponenten mit Dual-Timern und logischen Verknüpfungen, wodurch die Signale Sclk/Rclk, TrigIn, FcsTp und NotReset realisiert werden

auf einen Dual-Timer gegeben, der auf 8  $\mu$ s eingestellt ist. Der Ausgang wird auf einen Eingang einer UND-Verknüpfung gelegt. Der zweite Eingang dieser UND-Verknüpfung wird mit dem Ausgang eines weiteren Dual-Timers verbunden, der durch das Triggersignal gestartet wird. Durch Einstellen der Pulslänge am Dual-Timer kann die Anzahl der TrigIn-Signale variiert werden. Im Versuchsaufbau wurde eine Pulslänge von 5  $\mu$ s gewählt, die drei TrigIn-Signalen entspricht. In Verbindung mit einer Latency von drei werden nun die Helix-Ausgangssignale ausgegeben, die sich auf die letzten drei Frequenzgenerator-Sclk-Pulse beziehen.

- FcsTp: Das Triggersignal startet einen Dual-Timer, der es erlaubt, die Pulsbreite einzustellen und somit einen FcsTp-Puls mit variabler Pulslänge zu erzeugen.
- NotReset: Nach erfolgter Auslese produziert der Sequencer ein DataReady-Signal im TTL-Pegel. Dieses Signal wird auf NIM-Pegel gewandelt und auf einen Dual-Timer gegeben, der auf 50 μs eingestellt ist. Später wird dieses Reset-Signal auf der Pegelwandlerplatine invertiert, woraus ein NotReset-Signal entsteht. Dadurch ist gewährleistet, dass nach erfolgter Auslese der Detektoren die Pipeline der Helix-Chips zurückgesetzt wird.

Alle oben aufgeführten Signale liegen im NIM-Pegel vor. Um sie auf den potentialfreien Pegelwandler zu geben, der die benötigten Logik-Pegel (CMOS und LVDS) für den Helix-Chip herstellt, müssen die Signale zuerst in TTL-Pegel umgewandelt werden, da die Eingänge der Pegelwandlerplatine nur TTL-Pegel akzeptieren. Die so produzierten Signale sind in Abb. 5.7 schematisch dargestellt.

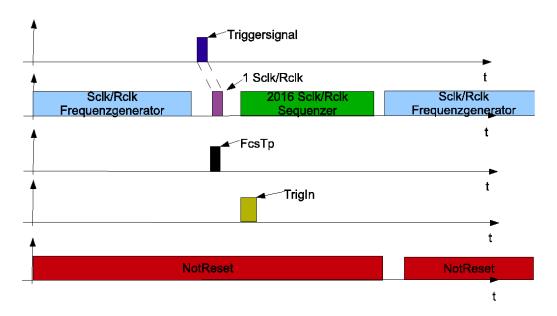


Abbildung 5.7: Durch Schaltung generierte Sclk/Rclk, FcsTp, TrigIn und NotReset. Der hellblaue Kasten symbolisiert die Clock-Pulse des Frequenzgenerators, die durch ein einkommendes Triggersignal gesperrt werden. Das Triggersignal (blau) erzeugt einen Sclk/Rclk-Puls. Durch das Triggersignal startet der Sequencer und gibt 2016 Clock-Pulse (grün) aus. Anschließend erzeugt der Frequenzgenerator wieder Clock-Pulse (hellblau).

# Kapitel 6

# Messungen und Datenauswertung der einseitigen Detektormodule

#### 6.1 Datenverarbeitung

Während eines Messdurchgangs werden die digitalisierten Daten der C-RAMS durch MT-Online [20] über den VME-Bus und die SBS-Schnittstelle auf der Festplatte eines PCs gespeichert. Die Rohdaten-Datei entspricht der in Abschnitt 4.1.3 bereits gezeigten Kodierung, mit dem Unterschied, dass nun drei C-RAMS ausgelesen wurden. Daher musste ein spezielles Datenauswerteprogramm in C++ geschrieben werden, das die Rohdaten der drei C-RAMS ausliest und diese aufbereitet. Dieses Programm (helix2.C) übernimmt folgende Aufgaben:

- 1. Auslesen der Rohdaten der drei C-RAMS
- 2. Berechnung der Signal-Mittelwerte
- 3. Abzug der Mittelwerte von den Rohdaten
- 4. Berechnung der Standardabweichung
- 5. Common-Mode-Noise-Korrektur
- 6. Entfernen rauschender Streifen
- 7. Histogrammisierung der Rohdaten, Mittelwerte, Rohdaten Mittelwerte, Standardabweichung, Rohdaten Mittelwerte rauschende Streifen, Pulshöhenspektrum etc.

Die Systematik der einzelnen Datenaufbereitungsschritte und Formeln, die zur Berechnung der Standardabweichung und Mittelwerte führen, entsprechen der in Kapitel 3.2 bereits gezeigten Vorgehensweise.

#### 6.1.1 Rohdaten

In Abb. 6.1 sind die Rohdaten eines willkürlich herausgegriffenen Events zu sehen, die bei einer simulierten Messung aufgenommen wurden. Der Frequenzgenerator sowie der Sequencer waren bei dieser Messung auf 1 Mhz eingestellt. Die Bias-Spannung betrug 0 V und, anstatt die Szintillatoren als Trigger zu verwenden, wurde ein zufälliges Triggersignal von einem Frequenzgenerator erzeugt. Die Triggerfrequenz betrug 10 Hz, was zu einem

stabilen Auslesebild der Helix-Chips führte.

Chip 1 und Chip 2 werden im Daisy-Chain-Modus betrieben und geben daher die Daten seriell über eine Leitung aus. Das gezeigte Signal ist die Differenz von AnalogOut und AnalogOutDummy. Wie links in der Abbildung zu sehen ist, beginnt der Helix-Chip nach einem TrigIn-Signal nicht sofort mit der Ausgabe der 128 Kanäle. Es vergehen stets 15 Sclk/Rclk-Pulse, bis die Daten der 128 Kanäle des Chip 1 ausgegeben werden. Die Ausgabe der Daten beginnt mit dem ersten Kanal des Helix-Chips, gefolgt vom zweiten Kanal etc. bis zum 128. Kanal. Nach erfolgter Ausgabe der 128 Kanäle wird vom Multiplexer die als 8 bit kodierte Pipelinezellennummer an die Daten angehängt. Direkt im Anschluss gibt der Chip 2 in der Daisy-Chain-Kette ebenfalls 128 Kanäle plus Pipelinezellennummer aus.

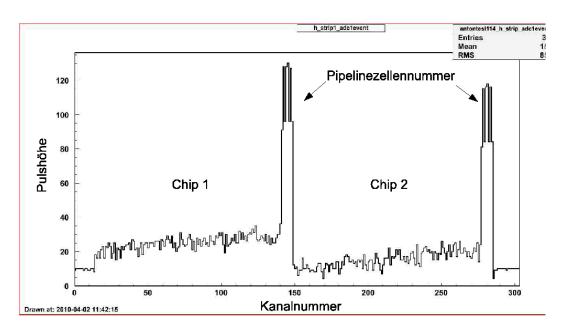


Abbildung 6.1: Digitalisierte Rohdaten zweier Helix-Chips im Daisy-Chain

#### 6.1.2 Mittelwert und Standardabweichung

Zur Illustration der Parameter Mittelwert und Standardabweichung sind diese in Abb. 6.2 zusammen mit den Rohdaten eines beliebigen Events gezeigt. Diese Messung wurde ebenfalls unter Simulationsbedingungen über 1000 Events aufgenommen.

Man erkennt, wie die Rohdaten der Streifen um den Mittelwert schwanken. Im Bereich der Kanalnummer 230 sind rauschende Streifen zu erkennen. Hier zeigt auch die Standardabweichung einen erhöhten Wert. Da sich die Pipelinezellennummer von Event zu Event verändert, ist die Standardabweichung im Bereich der Pipelinezellennummer stark erhöht.

#### 6.1.3 Aufbereitetes Rohdatensignal

Die Abb. 6.3 zeigt ein aufbereitetes Rohdatensignal. Dafür wurde von den Rohdaten der Mittelwert abgezogen und rauschende Streifen auf den Wert Null gesetzt. In der Abbildung sind die entfernten Streifenbereiche mit einem roten Pfeil gekennzeichnet. Der erste und vierte Streifenbereich (von links) resultieren aus der Pipelinezellennummer. Der zweite und dritte Bereich entstehen durch rauschende Streifen. Die auf Null gesetzten Streifen werden

in der weiteren Analyse bei der Trefferrekonstruktion nicht berücksichtigt; es handelt sich daher um insensitive Bereiche des Detektors.

#### **6.1.4** Testpuls-Treppenstufenfunktion

Wie in Kapitel 4.2.3 beschrieben, besitzt der Helix-Chip einen Testpuls-Generator. Der Generator injiziert bei steigender Flanke von FcsTp Ladungen in die Eingänge des Helix-Chips. In Abb. 6.4 ist die Treppenstufenfunktion gezeigt, die ein Helix-Chip-Paar ausgibt, wenn die Signale FcsTp, TrigIn und Sclk das richtige Signaltiming zueinander haben. Rechts in Abb. 6.4 wird ein vergrößerter Ausschnitt aus der Treppenstufenfunktion gezeigt. Es sind deutlich vier verschiedene Stufen zu erkennen. Aus dem Helix-Manual geht hervor, dass diese vier Stufen jeweils den Ladungen  $+2MIP_{Si}$ ,  $+1MIP_{Si}$ ,  $-1MIP_{Si}$  und  $-2MIP_{Si}$  entsprechen sollten. Mit Hilfe der Treppenstufenfunktion können defekte oder tote Kanäle des Helix-Chips lokalisiert werden. Bei der Kanalnummer 4084 erkennt man beispielsweise, dass keine Stufe vorhanden ist, woraus geschlossen werden kann, dass es sich hier um einen toten Kanal handelt. Die Form und Größe der Stufen hängt sehr stark von den eingestellten Registerwerten ab. Ebenfalls beeinflusst der Zeitpunkt der fallenden Flanke der Sclk die Pulshöhen der Treppenstufenfunktion in erheblichem Maße. (Die Daten der drei C-RAMS wurden bei der Datenanalyse in ein Array geschrieben. Die Kanalnummer bezeichnet nachfolgend stets die Stelle im Array.)

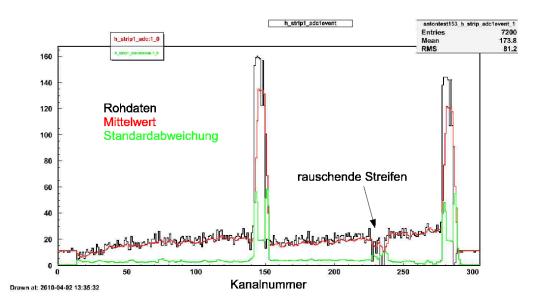
#### 6.2 Messungen mit der Testpuls-Treppenstufenfunktion

Um die Testpuls-Treppenstufenfunktion in Form digitalisierter Daten im PC vorliegen zu haben, müssen alle Komponenten des Versuchsaufbaus funktionieren und richtig zusammengeschaltet sein. Somit lassen sich mit dieser Funktion die folgenden Komponenten des gesamten Messaufbaus testen und überprüfen:

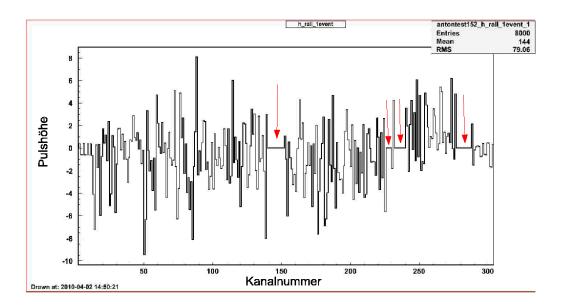
- Logikpegel der Steuersignale
- Setzen der Register
- Überprüfung der eingestellten Registerwerte
- Einstellung der korrekten Latency
- Automatisierte Erzeugung und Signaltiming der Steuersignale Sclk/Rclk, TrigIn, NotReset und FcsTp
- Digitalisierung der differentiellen analogen Ausgangssignale des Helix-Chips

Bei diesen Messungen mit dem Detektormodul KS3 wurde das Triggersignal von den Szintillatoren erzeugt und der Frequenzgenerator war auf 1 MHz eingestellt. Für *Ipre* wurde der Wert 216 gewählt. Dies ist der Wert des Parameters *Ipre*, für den die Impulshöhe maximal ist [18]. Die Helix-Chips erhielten drei aufeinander folgende TrigIn-Signale. In Abb. 6.5 sind die digitalisierten Daten der drei C-RAMS eines FcsTp-Events zu sehen.

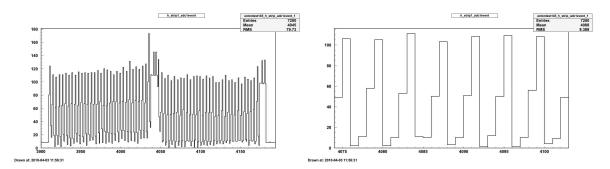
Die Bereiche 1-5 entsprechen jeweils den digitalisierten Daten von AnalogOut minus AnalogoutDummy eines Daisy-Chain-Chip-Paares, das drei TrigIn-Signale erhalten hat. Da die *Latency* auf 3 eingestellt wurde, gibt das Helix-Chip-Paar nach dem ersten TrigIn die Daten aus, die drei Sclk-Pulse vor dem TrigIn in der Pipelinezelle gespeichert wurden. Bis



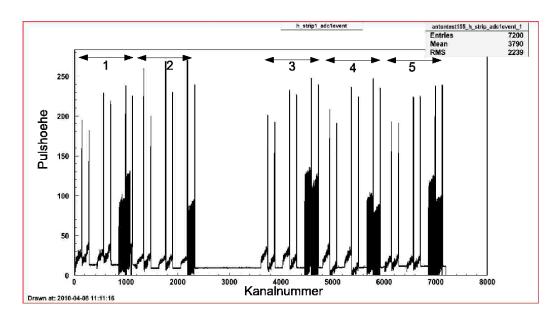
**Abbildung 6.2:** Ein Rohdaten-Event (schwarz) zum Mittelwert (rot) über 1000 Events und die zugehörige Standardabweichung (grün)



**Abbildung 6.3:** Von einem Event aufbereitete Rohdaten; die roten Pfeile kennzeichnen Kanalbereiche, die aufgrund erhöhter Standardabweichung auf Null gesetzt wurden.



**Abbildung 6.4:** Ausgabe der Treppenstufenfunktion eines Helix-Chips-Paars im Daisy-Chain-Modus (in Abb. links), vergrößerter Ausschnitt aus der Treppenstufenfunktion (in Abb. rechts)



**Abbildung 6.5:** Ein Event mit der Testpuls-Treppenstufenfunktion. Die Bereiche 1-5 entsprechen den fünf differentiellen Ausgangsleitungen eines Detektors, wobei zwei Helix-Chips als Paar im Daisy-Chain-Modus betrieben wurden. In diesem Beispiel wurden drei TrigIn-Signale gegeben, sodass jedes Chip-Paar dreimal ausgelesen wurde.

das zweite TrigIn-Event ausgegeben wird, vergeht eine gewisse Zeit, die über das Register *TokenDelay* eingestellt werden kann. Man erkennt, dass beim dritten TrigIn die richtige Pipelinezelle ausgelesen wurde, in der die Signale der Test-Puls-Treppenstufenfunktion abgelegt wurden.

Für die Auslese der fünf Helix-Chip-Paare wurden fünf C-RAMS-Kanäle verwendet. Der Bereich zwischen Kanal 2400 und 3600 entspricht dem nicht belegten sechsten C-RAMS Kanal.

#### Folgerungen

Die Messungen mit der Test-Puls-Treppenstufenfunktion haben gezeigt, dass folgende Komponenten des Versuchsaufbaus richtig arbeiten:

- Logikpegel der Steuersignale: Der Helix-Chip reagiert in vollem Umfang auf die Steuersignale.
- Setzen der Register: Es ist möglich, die Betriebsparameter des Helix-Chips einzustellen und zu verändern.
- Überprüfung der eingestellten Registerwerte: Veränderungen der Registerwerte Voffset und TokenDelay sind direkt zu beobachten und entsprechen den Erwartungen. Eine Vergrößerung des Wertes für Ipre resultiert in einem sofortigen Anstieg der Leistungsaufnahme.
- Einstellung der korrekten Latency: Das Auslesen der Treppenstufenfunktion aus der richtigen Pipelinezelle zeigt, dass das Register *Latency* korrekt eingestellt war.
- Automatisierte Erzeugung und Signaltiming der Steuersignale Sclk/Rclk, TrigIn, NotReset und FcsTp: Die Messungen laufen voll automatisiert ab. Das Timing der

Steuersignale erlaubt es, eine variable Anzahl von TrigIn-Pulsen zu erzeugen. Die Breite der Sclk/Rclk-Pulse, FcsTp und NotReset kann eingestellt werden.

• Digitalisierung der differentiellen analogen Ausgangssignale des Helix-Chips: Die gespeicherten digitalen Rohdaten der drei C-RAMS haben die richtige Signalform.

# 6.2.1 Test der Ausleseelektronik der einseitigen Module KS3, KS4, KS6 und KS10

Die vorangegangenen Messungen mit der Testpuls-Treppenstufenfunktion wurden mit dem einseitigen Modul KS3 durchgeführt. Um die Funktionsfähigkeit der Ausleseelektronik der Module KS4, KS6 und KS10 zu testen, wurde mit diesen Modulen ebenfalls eine Messreihe mit der Testpuls-Treppenstufenfunktion aufgenommen. Der Versuchsaufbau sowie die eingestellten Werte waren identisch mit den Messungen am Modul KS3. In Tabelle 6.1 ist die Anzahl der funktionierenden Chips sowie die Anzahl der auf FcsTp reagierenden Chips angegeben. Dabei wird ein Chip als funktionierend bezeichnet, wenn er nach einem TrigIn-Signal zumindest 2×(128 Streifen + Pipelinezellennummer) ausgibt.

	KS3	KS4	KS6	KS10
Anzahl funktionierender Chips		4	8	10
Anzahl der Chips, die auf FcsTp reagieren		4	8	8

**Tabelle 6.1:** Anzahl der funktionierenden Chips und Anzahl der auf FcsTp reagierenden Chips der Module KS3, KS4, KS6 und KS10

### 6.3 Puls-Shape

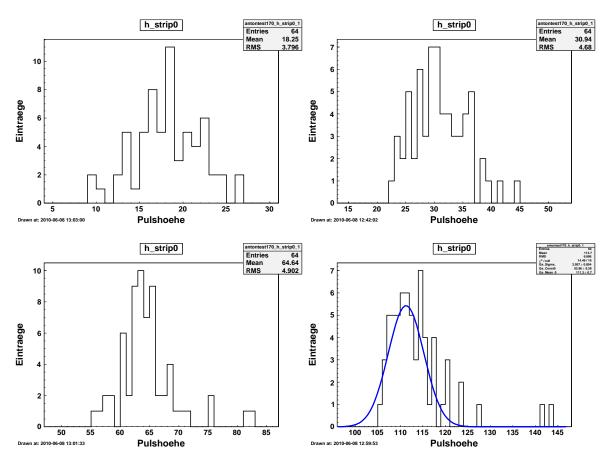
In diesem Abschnitt wird die Optimierung des Timings zur Pulshöhenmaximierung der gespeicherten Treppenstufenhöhe beschrieben.

Beim Helix-Chip folgt nach dem ladungsempfindlichen Vorverstärker ein Pulsformer, der nach Angabe des Helix-Manuals einen semigaußschen Puls (Puls-Shape) erzeugt. Die Breite des Pulses kann mit Hilfe des Registers Vfs eingestellt werden. Für die maximale Pulsbreite beträgt der Registerwert von Vfs 128, entsprechend 0 V. Die fallende Flanke der Sclk bestimmt den Zeitpunkt, an dem der semigaußsche Puls abgetastet wird, und damit die Impulshöhe, welche in eine Zelle der Pipeline geschrieben wird.

Um den Zeitpunkt zu bestimmen, an dem die maximale Pulshöhe der Treppenstufenfunktion abgetastet werden kann, muss die Puls-Shape durch Variation des Zeitpunkts der fallenden Sclk-Flanke abgetastet werden. Für diese Messungen wurde das Triggersignal vom selben Frequenzgenerator erzeugt, der auch einen Teil der Sclk erzeugt. Dadurch war es möglich, die Sclk zeitlich gegen FcsTp¹ zu verschieben. Es wurden insgesamt 29 Messungen durchgeführt. Bei jeder Messung wurde die fallende Flanke der Sclk um weitere 10 ns verschoben. Anschließend wurden die digitalisierten Daten jeder einzelnen Messung ausgewertet. Abb. 6.6 zeigt vier Pulshöhenspektren (Rohdaten) für die vier Stufen der Treppenstufenfunktion eines Helix-Chips, die über zwei Events aufgenommen wurden.

<sup>&</sup>lt;sup>1</sup>Durch ein einkommendes Triggersignal wird ein FcsTp-Puls generiert.

6.3. Puls-Shape

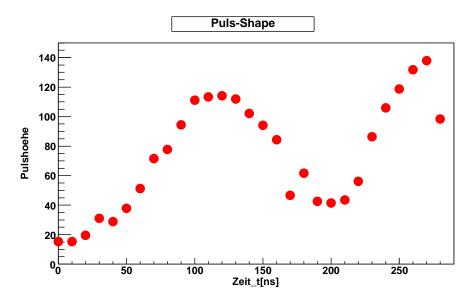


**Abbildung 6.6:** Pulshöhenspektren für die vier Stufen der Treppenstufenfunktion, aufgenommen über zwei Events. Jedes Spektrum hat 64 Einträge. (128 Streifen÷4 Stufen ×2 Events = 64 Einträge).

In Abbildung 6.6 befindet sich links oben das Spektrum, das der Stufe -2 MIP entsprechen soll; das Spektrum rechts oben entspricht -1 MIP, links unten +1 MIP und rechts unten +2 MIP. Um die mittlere maximale Pulshöhe der Treppenstufenfunktion zu bestimmen, wurde an die Verteilung rechts unten (+2 MIP) eine Gaußkurve angefittet. Der so ermittelte Mittelwert der Gaußkurve entspricht der mittleren maximalen Pulshöhe der Treppenstufenfunktion für einen bestimmten Zeitpunkt der fallenden Flanke von Sclk.

In Abb. 6.7 sind die Ergebnisse von 29 Messreihen gezeigt. Auf der x-Achse ist die Zeitdifferenz der steigenden Flanke von FcsTp zur fallenden Flanke von Sclk aufgetragen. Bei t=0 ns liegen die fallende Flanke von Sclk und die steigende Flanke von FcsTp übereinander. Auf der y-Achse sind die gemittelten maximalen Pulshöhen der Treppenstufenfunktion aufgetragen. Bei der Bestimmung der mittleren maximalen Pulshöhe beträgt der Messfehler ca.  $\pm 0.7$  ADC-Counts. Da bei den Auswertungen nur die unbehandelten Rohdaten verwendet wurden, entspricht der Wert  $\approx 17$  auf der y-Achse bei t=0 ns der Grundlinie der Ausgangssignale eines Helix-Chips.

In Abb. 6.7 zeigt sich die Abhängigkeit der mittleren maximalen Pulshöhe vom Zeitpunkt der fallenden Flanke der Sclk. Die Kurve steigt, bis sie bei ca. t=120 ns ein lokales Maximum erreicht; anschließend sinkt die Kurve bis zu einem lokalen Minimum bei ca. t=200 ns. In diesem Bereich war keine Treppenstufenfunktion zu erkennen, lediglich die Grundlinie war erhöht. Danach steigt die Kurve, bis sie bei ca. t=270 ns ein globales Maximum erreicht.



**Abbildung 6.7:** Pulshöhe in Abhängigkeit des Zeitpunkts der fallenden Flanke von Sclk. Die Pulsbreite von Sclk und FcsTp betrug jeweils 200 ns.

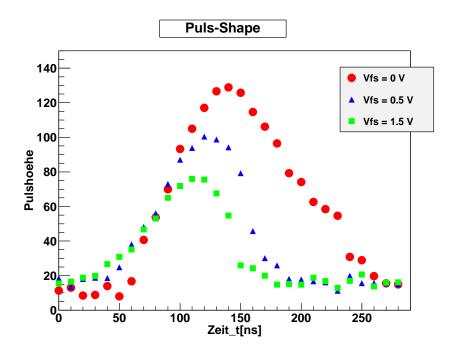
Die Form der Kurve in Abb. 6.7 lässt sich dadurch erklären, dass nicht nur die steigende Flanke von FcsTp Ladungen in die Eingänge des Helix-Chips injiziert, sondern auch die fallende Flanke von FcsTp. Zur Verifizierung dieser Annahme wurden Messungen durchgeführt, bei denen die fallende Flanke von Sclk zeitlich konstant war und 300 ns hinter der steigenden Flanke von FcsTp lag. Dadurch wurde erreicht, dass die Signale der steigenden Flanke von FcsTp von der fallenden Flanke von Sclk nicht mehr gesehen werden. Durch Variation der Pulsbreite von FcsTp bestand daher lediglich eine zeitliche Beziehung zwischen der fallenden Flanke von FcsTp und der fallenden Flanke von Sclk. Bei diesen Messungen wurde die Treppenstufenfunktion an den Ausgängen des Chips erzeugt und bestätigte dadurch die Annahme, dass die fallende Flanke von FcsTp ebenfalls Ladungen in die Eingänge injiziert.

Um die Auswirkungen des Parameters Vfs auf den Pulsformer untersuchen zu können, wurde bei den nachfolgenden Messungen die Pulsbreite von FcsTp auf 400 ns eingestellt und die fallende Flanke von Sclk zeitlich gegen die steigende Flanke von FcsTp verschoben. Abb. 6.8 zeigt den Einfluss auf den Pulsformer für drei verschiedene Werte von Vfs. Quantitativ entsprechen die Messresultate der Dokumentation zum Helix128.2.2-Chip. Die maximale Pulsbreite des semigaußschen Puls (erzeugt durch den Pulsformer) erhält man für den Registerwert Vfs=128, der einer Spannung von 0 V entspricht. Für Spannungen Vfs von über 0 V verkleinern sich die Breite und Höhe des semigaußschen Pulses.

All dies zeigt, dass selbst bei einem Signal, das mit |2 MIP| der doppelten Ladung eines kosmischen Myons entspricht, der Zeitpunkt der fallenden Flanke von Sclk eine sehr große Rolle für die Signalhöhe spielt. Beim Nachweis von kosmischen Myonen, deren Triggerzeitpunkt nicht korreliert mit der Sclk ist, führt dies zu einer Verschmierung der in der Pipeline gespeicherten Pulshöhe. Ein Absetzen des Myonsignals vom Rauschen ist im hier vorgestellten Triggermodus nicht immer gewährleistet.

Der zweite Parameter, der die Pulshöhe in starkem Maße beeinflusst, ist der Registerwert *Ipre*. Um die Abhängigkeit der Pulshöhe vom eingestellten Registerwert für *Ipre* zu

6.3. Puls-Shape



**Abbildung 6.8:** Pulshöhe in Abhängigkeit des Zeitpunkts der fallenden Flanke von Sclk für V f s = 0 V (rot), V f s = 0.5 V (blau), V f s = 1.5 V (grün). Die Pulsbreite von Sclk betrug 200 ns und für FcsTp 400 ns.

analysieren, wurden sechs Messungen mit unterschiedlichen Werten für *Ipre* durchgeführt. Für diese Messungen war der Zeitpunkt der fallenden Flanke der Sclk konstant 90 ns nach der steigenden Flanke von FcsTp eingestellt. In Abbildung 6.9 sind die Resultate der Mes-

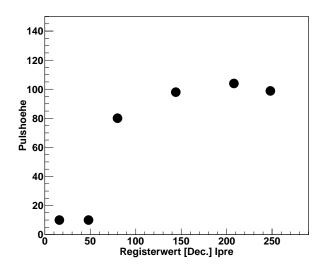
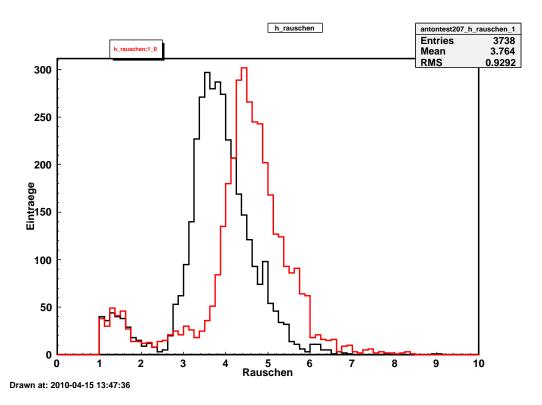


Abbildung 6.9: Pulshöhe in Abhängigkeit des Registerwerts Ipre

sungen in einem Diagramm eingetragen. Werte von *Ipre* unter 50 erzeugen keine sich vom Untergrund abhebende Pulshöhe. Man sieht, dass eine Erhöhung von *Ipre* über einen Wert von 150 keine besondere Pulshöhenvergrößerung bewirkt und dass für einen Wert von 250 die Pulshöhe wieder kleiner wird.

Da eine Erhöhung von *Ipre* automatisch eine Erhöhung der Leistungsaufnahme zur Folge hat und damit zwangsläufig eine Temperaturerhöhung verursacht, ist ein Wert von *Ipre* =



**Abbildung 6.10:** Rauschverhalten mit Detektorspannung (schwarze Kurve) und ohne Detektorspannung (rote Kurve)

150 ein guter Kompromiss aus Pulshöhe und Leistungsaufnahme.

#### **6.3.1** Rauschverhalten

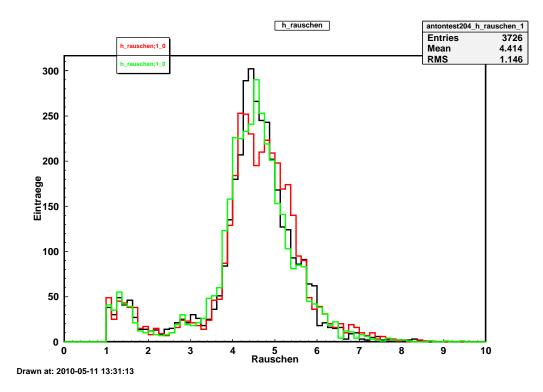
Das Rauschverhalten eines Detektormoduls ist eine wichtige Kenngröße des Messsystems. Unterschiedlichste Parameter wie Detektorspannung, Temperatur, Triggerrate usw. beeinflussen das Rauschverhalten teilweise beträchtlich. Daher beschreibt das Rauschverhalten letztlich die Güte des gesamten Messsystems.

In den Abbildungen 6.10 und 6.11 ist der Einfluss der Parameter Detektorspannung und Triggerrate auf das Rauschverhalten gezeigt. Dafür wurde für die unterschiedlichen Parameter die Standardabweichung für alle Streifen² histogrammiert. In Abbildung 6.10 ist der Einfluss der Detektorspannung gezeigt. Man erkennt, dass mit anliegender Detektorspannung (schwarze Kurve) das Rauschverhalten geringer ist als ohne Detektorspannung (rote Kurve). Der Grund hierfür liegt darin, dass bei einer anliegenden Detektorspannung von 100 V der Detektor vollständig verarmt ist und sich daher in der Verarmungszone weniger freie Ladungsträger befinden, die zu einem höheren Rauschpegel beitragen können. Durch Anfitten einer Gaußkurve an die beiden Kurven wurde für die Messung mit Detektorspannung ein mittleres Rauschen von 3.9 und für die Messung ohne Detektorspannung ein mittleres Rauschen von 4.7 ermittelt.

Um die Wirkung der Triggerrate auf das Rauschverhalten zu bestimmen, wurde das Triggersignal von einem Frequenzgenerator erzeugt und Messungen mit unterschiedlichen Trig-

<sup>&</sup>lt;sup>2</sup>3×1280 Streifen (3 TrigIn)

6.3. Puls-Shape



**Abbildung 6.11:** 50 Hz (rote Kurve), 10 Hz (schwarze Kurve), 1 Hz (grüne Kurve)

gerraten durchgeführt. Dabei war keine Detektorspannung angeschlossen. Es zeigte sich (Abb. 6.11), dass die Triggerrate in einem Bereich von 1 bis 50 Hz nur einen sehr geringen Einfluss auf das Rauschverhalten hat.

## Kapitel 7

### Nachweis kosmischer Myonen

Zum Nachweis von Myonen wurde der im vorherigen Kapitel beschriebene Messaufbau verwendet. Das Triggersignal wurde von den Szintillatoren, von denen sich jeweils einer unter dem Detektor und einer über dem Detektor befand, erzeugt. Die Sclk-Pulse des Frequenzgenerators hatten eine Frequenz von 5.5 MHz. Dies ist die maximale Frequenz, mit der die Optokoppler der Pegelwandlerplatine noch arbeiten können. Des Weiteren betrug die Detektorspannung 140 V und der Detektor wurde während der Messung mittels gekühlten Stickstoffgases auf ca. 0 ° C gekühlt. Durch dieses provisorische Kühlsystem kam es allerdings zu Temperaturschwankungen zwischen -10 ° C und +10 ° C. Eine Temperaturerhöhung hat zur Folge, dass auch der Leckstrom ansteigt, was unter Umständen die Signalhöhe und auch das Rauschverhalten negativ beeinflusst. Der mittlere Leckstrom lag bei der folgenden Messung bei 12  $\mu$ A.

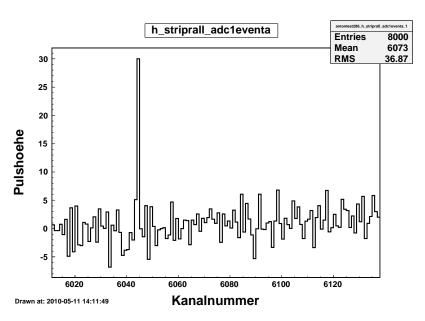


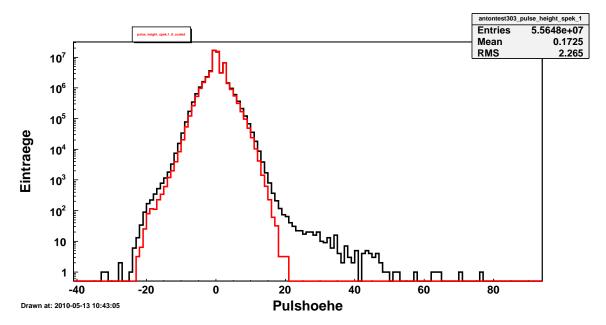
Abbildung 7.1: einzelnes Event, das einen Myontreffer enthält

Durch die in Kapitel 3.2 vorgestellte Datenanalyse der digitalen Rohdaten über Differenzbildung mit Streifen-Mittelwert ist es möglich, einzelne Events mit einer Impulshöhe, die mehr als 3 × Standardabweichung vom Mittelwert abweicht, zu identifizieren. Bei diesen Events hat also mit hoher Wahrscheinlichkeit ein Myontreffer vorgelegen (siehe Abb. 7.1). Man erkennt in dieser Abbildung, wie sich die Pulshöhe eines Streifens bei Kanal 6044 mit

dem Wert 30 ADC-Counts deutlich von den anderen Streifen absetzt. Da durch die Datenaufbereitung rauschende Streifen bereits entfernt wurden, ist davon auszugehen, dass der gekennzeichnete Streifen in Abb. 7.1 einen Myontreffer darstellt.

### 7.1 Pulshöhenspektrum

Werden die Pulshöhen jedes Streifens über viele Events histogrammiert, erhält man ein Pulshöhenspektrum, wie es in Abbildung 7.2 zu sehen ist. Das in rot dargestellte Pulshöhenspektrum wurde durch eine Messung aufgenommen, bei der das Triggersignal von einem Frequenzgenerator generiert wurde. Dadurch konnte sichergestellt werden, dass das Triggersignal in keinem zeitlichen und physikalischen Zusammenhang zu einem Myondurchgang steht. Im Wesentlichen entspricht das rote Spektrum dem Rauschen des Detektors. Im Gegensatz zum roten Spektrum wurde bei der Messung des schwarzen Pulshöhenspektrums das Triggersignal durch die in Koinzidenz geschaltenen Szintillatoren erzeugt.



**Abbildung 7.2:** Logarithmisches Pulshöhenspektrum: Bei der schwarzen Kurve wurde das Triggersignal von den durch Szintillatoren nachgewiesenen Myonen erzeugt, bei der roten Kurve durch einen Frequenzgenerator. Beide Kurven wurden mit einem gekühlten Detektor aufgenommen.

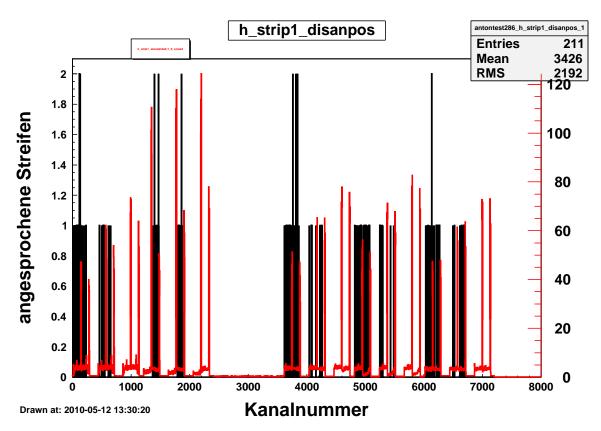
Wenn der Detektor sensitiv auf Myonen ist, erwartet man, dass das schwarze Spektrum ab einer gewissen Pulshöhe von dem roten Spektrum abweicht. Genau dies ist in Abb. 7.2 zu sehen. Ab einem Pulshöhenwert von circa 17 enthält das schwarze Pulshöhenspektrum Einträge, die von Myonen stammen.

Aus dem Vergleich der beiden Spektren kann geschlossen werden, dass Myonen nachgewiesen wurden. Der Pulshöhenwert 17 kann im Myontreffererkennungs-Algorithmus somit als Mindestwert für einen Myontreffer verwendet werden.

# 7.1.1 Trefferverteilung und deren Korrelation mit den angesprochenen Pipelinezellen

Ein weiteres Argument dafür, dass tatsächlich kosmische Myonen nachgewiesen wurden, ist die Korrelation der Myontrefferverteilung mit den Pipelinezellen des Helix-Chips. Für jedes Triggersignal werden drei aufeinanderfolgende TrigIn-Signale erzeugt, die den Chip veranlassen, drei Events auszugeben. Da die Latency bei den durchgeführten Messungen drei betrug, sind die drei ausgegebenen Events die Daten, die zu den letzten drei erzeugten Sclk-Pulsen des Frequenzgenerators gehören, bevor dieser durch das Triggersignal gesperrt wird. Das Triggersignal der Myonen kommt wegen der Verzögerung im Diskriminator, in den Koinzidenzmodulen und in den Logikmodulen so spät, dass der drittletzte und vorletzte vom Frequenzgenerator erzeugte Sclk-Puls das durch das Myon entstandene Signal in den Pipelinespeicher schreibt. Die Latency zwischen beschriebener Pipelinezelle und Lesezeiger ist nicht mehr exakt definiert.

Aufgrund der Signallaufzeiten der Sclk - verursacht durch die Kabellängen und die Logikelektronik - besteht die Erwartung, dass nur im ersten und zweiten TrigIn-Event<sup>1</sup> Myontreffer vorzufinden sind. Die Sclk, die zum dritten TrigIn gehört, kommt aufgrund der Signallaufzeiten so spät, dass ein Myondurchgang nicht mehr gemessen werden kann. Da die Wahrscheinlichkeit eines Myondurchgangs für jeden Punkt der Detektorfläche gleich groß ist, müssen die Myontreffer zudem gleichmäßig über die Streifen verteilt sein.

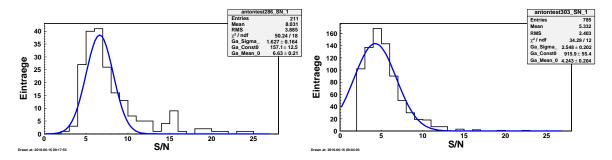


**Abbildung 7.3:** Myon-Trefferverteilung (schwarze Kurve) in den Pipelinezellen, die zu den letzten drei Sclk-Signalen des Frequenzgenerators gehören; die rote Kurve entspricht der auf die Myontrefferverteilung skalierten Standardabweichung.

<sup>&</sup>lt;sup>1</sup>Ein TrigIn-Event entspricht den Daten aus einer Pipelinezelle

In Abb. 7.3 ist die Myontrefferverteilung, die über eine gesamte Messreihe von 2000 Events aufgenommen wurde, zu sehen. Um Abb. 7.3 übersichtlicher zu gestalten, ist die Standardabweichung skaliert auf die Trefferverteilung in das Histogramm eingetragen. Die hohen, rot dargestellten Einträge begrenzen jeweils die 128 Datenelemente eines Helix-Chips und erlauben somit die einfache Zuordnung von Treffern zu Helix-Chips und zu Auslesegruppen von 2×128 Daten benachbarter Helix-Chips in der Daisy-Chain. Wie erwartet sind nur im ersten und zweiten TrigIn-Event Myontreffer vorzufinden; zudem scheinen diese gleichmäßig über die dazugehörigen Streifen verteilt zu sein.

#### 7.1.2 Signal-zu-Rausch-Verhältnis



**Abbildung 7.4:** Signal-zu-Rausch-Verhältnis (Abb. links) für eine Messung mit den Parametern: Detektorspannung (Labornetzgerät) 120 V, Latency 3; Detektor ungekühlt (ca. +25 ° *C*) Signal-zu-Rausch-Verhältnis (Abb. rechts) für eine Messung mit den Parametern: Detektorspannung (iseg-Hochspannungsnetzgerät) 140 V, Latency 4; Detektor gekühlt (ca. +5 ° *C*).

In Abb. 7.4 ist jeweils die Verteilung des Signal-zu-Rausch-Verhältnisses (S/N) für zwei verschiedene Messreihen gezeigt, bei denen sich die Parameter Detektorspannung, Latency und Temperatur unterscheiden. S/N ist durch das Verhältnis der Pulshöhe zum Rauschen eines Streifens definiert. Um das mittlere Signal-zu-Rausch Verhältnis zu bestimmen, wurde an die Verteilungen jeweils eine Gaußkurve angefittet, woraus sich folgende Werte ergeben:

- mittleres S/N =  $6.6 \pm 0.2$  (linke Verteilung)
- mittleres S/N = 4.4 ( $\pm 0.2$ ) (rechte Verteilung)

Wider Erwarten ist S/N für die Messung am gekühlten Detektor niedriger als am ungekühlten Detektor. Der Wert von 4.4 ( $\pm 0.2$ ) für S/N bei der Messung am ungekühlten Detektor hat seine Ursache möglicherweise im verwendeten iseg-Hochspannungsnetzgerät. Die Restwelligkeit dieses iseg-Hochspannungsnetzgerätes ist laut Herstellerangaben mit 2-5 mV deutlich höher als die des Labornetzgerätes (< 2 mV), was sich auf das Rauschverhalten des Detektors negativ auswirkt.

Im nachfolgenden Kapitel werden Möglichkeiten zur Optimierung des Messaufbaus gegeben, wodurch auch das Signal-zu-Rausch-Verhältnis verbessert werden kann.

## Kapitel 8

## **Zusammenfassung und Ausblick**

In dieser Arbeit sollte ein Messaufbau entwickelt werden, sodass kosmische Myonen im Labor mit Siliziumstreifendetektoren aus dem HERA-B Experiment nachgewiesen werden können. Mit einer Kombination vier solcher Zähler, zwei einseitigen und zwei doppelseitigen Streifendetektoren, könnte später am CERN H8 Strahlplatz ein Myonenspurmonitor mit hoher Ortsauflösung für 140 GeV Myonen realisiert werden.

Bis zum Zeitpunkt dieser Diplomarbeit wurde am Lehrstuhl Schaile an der Ludwig-Maximilians-Universität München nicht mit HERA-B Siliziumstreifendetektoren oder dem Auslesechip Helix128.2.2 gearbeitet. Es bestand somit keine Expertise zur Inbetriebnahme eines HERA-B Detektors. Die verfügbare Dokumentation hierzu ist zudem sehr gering. Arbeiten vom Max-Planck-Institut Heidelberg oder vom Max-Planck-Institut für Physik in München, den beiden Instituten, welche die hier verwendeten Detektoren am HERA-B Experiment vor 12 Jahren einsetzten, beschreiben nur den Betrieb der Detektoren, gehen aber nicht auf die nötigen Grundlagen hierfür ein. Ein komplettes Auslesemodul aus dieser Zeit stand für uns nicht zur Verfügung.

Die prinzipielle Ansteuerung, die Pegelwandlung der Steuerparameter und das Auslesen der analog gemultiplexten Streifensignale musste dafür entwickelt werden. Neben Recherchen zur Funktionsweise der speziellen Ausleseelektronik (Helix128.2.2) und dem Studium diverser Diplom- und Doktorarbeiten halfen auch Treffen mit Herrn Dr. Bauer vom Max-Planck-Institut in Heidelberg und mit Frau Dr. Abt vom Max-Planck-Institut in München weiter.

Um die speziell für das HERA-B Experiment produzierten Detektormodule in Betrieb nehmen zu können, mussten folgende technische Probleme gelöst werden:

- Zunächst musste, die Arbeitsweise des Helix Chips anhand des Helix-Manuals verstanden werden.
- Parallel hierzu wurde eine VME-basierte computergesteuerte Datennahme für analog gemultiplexte Streifendetektoren aufgebaut sowie C++ Algorithmen zur Datenanalyse entwickelt. Die Datenaufnahme wurde über VME-basierte Module, Sequencer und C-RAMS, der Fa. CAEN realisiert.
- Zum Setzen der internen Helixregister wurde ein serielles Interface mit Hilfe des Programms helixv2.C und eines I/O-Registers realisiert.
- Die für das Arbeiten des Helix-Chips relevanten Steuersignale wurden mithilfe eines Frequenzgenerators, eines I/O-Registers und über Logikschaltungen aus Standard-NIM-Elektronikmodulen wie Dualtimer, Koinzidenz/ODER-Einheiten oder

Verzögerungseinheiten erstellt, anhand von Testpuls-generierten Daten überprüft und schlussendlich für Messungen kosmischer Myonen automatisiert.

 Die durch Frequenzgenerator, Sequencer und I/O-Register erzeugten Steuersignale des Helix-Chips liegen zunächst im TTL-Logikpegel vor. Der Helix-Chip benötigt diese Signale im CMOS- bzw. im LVDS-Logikpegel. Zudem müssen einige der Steuersignale einen Offset in Höhe der Detektorspannung besitzen. Um die TTL-Signale in potentialfreie CMOS- bzw. LVDS-Logikpegel zu konvertieren, wurde in Zusammenarbeit mit der LMU Elektronik-Werkstatt ein Pegelwandler über galvanisch trennende Optokoppler entwickelt.

So entstand ein Versuchsaufbau, mit dem die im Anschluss aufgeführten Messungen durchgeführt wurden:

- Leckstrommessungen zur Überprüfung des diodenartigen Verhaltens der Siliziumstreifendetektoren.
- Versuche zum Setzen der Helix-Chip-internen Arbeitsregister: Nachdem diese nicht zur Kontrolle ausgelesen werden können, wurde versucht, über die Leistungsaufnahme der Chips auf den Erfolg des Parametersetzens rückzuschließen.
- Messungen zum prinzipiellen Verständnis des Helix128.2.2-Chips: Speziell das Timing von Takt-, Trigger- und Testpulssignal ist für die korrekte Arbeitsweise des Chips kritisch. Auch wurde versucht, durch systematische Variation einiger Registerwerte, z.T. in Kombination mit Timingvariationen, die Arbeitsweise der Helix-Chips zu überprüfen. Die dabei erzielten Ergebnisse weichen im Wesentlichen nicht von den Messergebnissen ab, die man im Helix-Manual findet.
- Erste testpulsgenerierte Outputdaten wurden mit Hilfe eines digitalen Speicheroszilloskops aufgenommen. Die Testpuls-Antworten wurden später durch die VME-Auslese digitalisiert und analysiert.
- ullet Durch Optimierung von Signaltiming, Datenanalyse und Registerwerten für die Parameter  $I_{pre}$  und  $V_{fs}$ , durch die Optimierung des Pegeladapterboards sowie die Installation einer provisorischen Detektorkühlung gelang es schließlich, einzelne Myonsignale am Oszilloskop festzustellen, die durch VME-Pulshöhenspektren bestätigt wurden.

Dadurch wurde erreicht, dass die Streifendetektoren stabil laufen und kosmische Myonen nachgewiesen werden können. Zudem wurde eine Basis gelegt für weitergehende Messungen und für die nötige Optimierung des Messaufbaus. Um die Detektoren im Experiment einsetzen zu können, bedarf es folgender weiterer Verbesserungen:

Zur Reduktion des Rauschverhaltens der Ausleseelektronik sollte die Restwelligkeit der Spannungsversorgungen reduziert werden sowie weitere Gründe für die geringe Myonsignal - Rauschtrennung untersucht werden.

Hierfür könnte auch die Verbesserung des Kühlsystems essentiell sein, so dass eine konstante Arbeitstemperatur der Detektoren gewährleistet wird. Die Kühlung muss zudem so ausgelegt sein, dass es möglich ist, das komplette Messsystem mobil einzusetzen. Ein Kühlsystem auf Basis von Peltier-Elementen ist in Planung.

Für eine verbesserte elektromagnetische Abschirmung der Detektoren sollten deren lichtundurchlässige Gehäuse aus Metall gefertigt werden. Es ist jedoch unbedingt darauf zu achten, dass die Metallgehäuse geerdet sind, um sie berührungssicher gegen die Detektorspannung (ca. 120 V) zu machen.

Zur Spurrekonstruktion von Myonen ist es erforderlich, die Daten mindestens dreier hintereinander positionierter Detektormodule auszuwerten. Dafür muss ein System bereit gestellt werden, das es ermöglicht, die analogen Signale von mindestens fünfzehn differentiellen Ausgangsleitungen zu digitalisieren. Später im H8 Experiment müssen die Signale von 28 differentiellen Ausgangsleitungen digitalisiert werden. In vereinfachter Weise könnte dies über 80 MHz Flash-ADCs erreicht werden. Jeder differentielle Ausgang eines Detektorpaars wird an den Eingang eines Flash-ADCs angeschlossen, welcher ähnlich dem digitalen Speicheroszilloskop den gesamten Datenzyklus von 2 mal 128 + 8 Daten abspeichert. Bei einer Taktrate von 10 MHz würde jede Impulshöhe eines Streifens 8 mal abgetastet. Vier Module der Fa. Struck mit je 8 Eingängen wären in der Lage alle 28 Signale zu verarbeiten.

Es wäre wünschenswert, das Triggertiming für zum Taktsignal unkorrelierte Myondurchgänge zu stabilisieren, sodass das Myontriggersignal bereits den Sclk-Zyklus definiert, mit dem die myoninduzierte Impulshöhe in den Pipelinespeicher geschrieben wird.

Sind diese Bedingungen erfüllt, so wird es mit hoher Wahrscheinlichkeit möglich sein, Spurrekonstruktionen durchzuführen, die eine Genauigkeit von < 20  $\mu$ m aufweisen. So könnte dieses Detektorsystem als Spur-Referenzsystem zu den ATLAS-Myon-Driftröhren beim H8-Experiment am CERN eingesetzt werden.

### Literaturverzeichnis

- [1] W. WAGNER: Auswertung der Daten des HERA-B Vertexdetektors im Hinblick auf die physikalischen Eigenschaften der verwendeten Siliziumstreifenzähler, Dissertation, Ludwig-Maximilians-Universität München, 1999, pp. 1-147.
- [2] W. DEMTRÖDER: *Experimentalphysik 3*, Springer, Berlin Heidelberg New York, 2005, Kap. 2.5, Kap. 5.3, Kap. 5.4, Kap. 5.6.
- [3] H. Fox: Aufbau und Inbetriebnahme eines Teststands für Siliziumdetektoren des HERA-B Vertexsystems, Diplomarbeit, Rupprecht-Karls-Universität Heidelberg, 1998, pp. 14.
- [4] O. BIEBEL: Vorlesung: Detektoren für Teilchenstrahlung, Ludwig-Maximilians-Universität München, 2009.
- [5] W. R. LEO: *Techniques for Nuclear and Particle Physics Experiment*, Springer, Berlin Heidelberg New York, 1987, pp. 235.
- [6] J. KEMMER UND G. LUTZ: New structures for position sensitive semiconductor detectors, Nuclear Instruments and Methods in Physics Research, A 273, 1998, pp. 588-598.
- [7] M. S. TYAGI: *Introduction to semiconductor materials and devices*, John Wiley & Sons, New York, 1991, Kap. 6.2.2 und Kap. 7.3.
- [8] K. RIECHMANN: Einsatz von Siliziumdetektoren in der Hochstrahlungsumgebung von HERA-B, Dissertation, Max-Planck-Institut München, 1998, pp. 1-96.
- [9] H. NEUERT: *Kernphysikalische Messverfahren*, G. Braun, Karlsruhe, 1996, pp. 262-313.
- [10] A. PEISERT: *Instrumentation in High Energy Physics*, F. Sauli, Singapore, 1993, pp. 1-151.
- [11] F. HARTMANN: *Evolution of Silicon Sensor Technology in Particle Physics*, Springer, Berlin Heidelberg, 2009.
- [12] K. KLEINKNECHT: *Detektoren für Teilchenstrahlung*, Teubner Studienbücher, Stuttgart, 1992, pp. 90-97.
- [13] C. GRUPEN AND B. SHWARTZ: *Particle Detectors*, Cambridge Press, New York, 2008, pp. 3-8.
- [14] A. MLYNEK: *Ortsauflösung der Driftrohre des ATLAS-Myonspektrometers*, Diplomarbeit, Ludwig-Maximilians-Universität München, 2006, pp. 42-44.

- [15] C.A.E.N: Technical Information Manual: Sequencer, MOD.V551, 2002.
- [16] C.A.E.N: Technical Information Manual: C-RAMS, MOD.V550/550B, 2002.
- [17] P. D. WITTE: Charakterisierung von Detektoren und Auslesekette des HERA-B Vertexdetektors, Diplomarbeit, Rupprecht-Karls-Universität Heidelberg, 1998, pp. 14.
- [18] ASICS LABOR HEIDELBERG: Helix128.x User Manual, Heidelberg, 2000.
- [19] C. BAUER: persönliches Gespräch, 2010.
- [20] F. RAUSCHER: Untersuchung des Verhaltens von Driftrohren bei starker γ Bestrahlung sowie Vermessung von Driftrohrkammern mit Hilfe von Myonen der kosmischen Höhenstrahlung, Dissertation, Ludwig-Maximilians-Universität München, 2005.

# Abbildungsverzeichnis

1.1	H8 Messplatz $120 - 180$ GeV $\mu$ -Strahl	2
2.1	Aufsicht des HERA-B Detektors [1]	4
2.2	Schematische Darstellung des Vertexdetektortanks [1]	4
2.3	Ersatzschaltbild eines Siliziumdetektors	5
2.4	pn-Übergang	7
2.5	Vergrößerung der Verarmungszone durch Anlegen einer äußeren Spannung	
	(Diode in Sperrrichtung)	7
2.6	Querschnitt der Oberseite eines Siliziumstreifendetektors [1]	7
2.7	doppelseitiger Detektor [3]	8
2.8	Spannungsversorgung der Streifen	10
2.9	Strom-Spannungs-Kennlinie des einseitigen Moduls KS3	11
2.10	Abhängigkeit des Leckstroms von der Temperatur des Detektor-Moduls KS3	12
2.11	Veränderung der effektiven Ladungsträgerkonzentration in einem n-Substrat bei einem Teilchenfluss von $3 * 10^7 / cm^2 sec$ [8]	13
2.12	, 2 3	
	tektor zu sehen. Nach Anlegen der Nominaldetektorspannung U1 für einen	
	ungeschädigten Detektor breitet sich die Verarmungszone von der n-Seite in	
	das p-Substrat hinein aus. Erst wenn U2>U1 ist, reicht die Verarmungszone	
	bis zu den p-Streifen	13
2.13	mittlerer Energieverlust pro Wegstrecke eines Myons in Kupfer [11]	16
2.14	Prinzip des Teilchennachweises [1]	17
3.1	Versuchsaufbau	20
3.2	Sequencer [15]	21
3.3	Rohdatenfile	22
3.4	Kodierung der Rohdaten [16]	22
3.5	schematische Vorgehensweise zur Datenaufbereitung	23
3.6	Pedestal-Mittelwerte für 1024 Streifen	23
3.7	berechnete Standardabweichung $s_i$ für 1024 Streifen; die Streifen 730 bis	
	733 zeigen deutlich erhöhtes Rauschen	24
3.8	einzelne Arbeitsschritte zur Datenaufbereitung eines Ereignisses	26
3.9	Pulshöhenspektrum für alle 1024 Streifen (y-Achse ist logarithmisch	
	dargestellt)	27
3.10	Pulshöhenspektrum für Dreiergruppen (y-Achse ist logarithmisch	
	dargestellt). Die rote Kurve enthält Myonsignale. Ein dem Energiever-	
	lust minimal ionisierender Teilchen entsprechender Peak ist bei Kanal 130	
	angedeutet	27

4.1	doppelseitiges Detektormodul [17]		
4.2	einseitiges Detektormodul KS4		
4.3	schematische Darstellung eines Kanals des Helix-Chips [18]		
4.4	20 bit-Datenwort [18]		
4.5	Beispiel für eine Programmsequenz des seriellen Interface [18]. Zu beachten ist, dass in diesem Bild aus der Orginal-Dokumentation [18] des Helix-Chips die gezeigte Bitdarstellung nicht mit der Beschriftung übereinstimmt. Korrekt wäre chip address (100010) $\sharp$ 34, register address (00101) Ipipe, register value (11000000) 480 $\mu$ A		
4.6	Signaltiming, Details siehe Kap.4.2.4		
4.7	Datenausgabe von zwei Chips im Daisy-Chain bei drei TrigIn-Events. Die Zeit bis zur Ausgabe eines weiteren Events wird durch das Register TokenDelay eingestellt.		
4.8	Format der Datenausgabe von AnalogOut und AnalogOutDummy eines Chips [18]		
4.9	Masseschema eines doppelseitigen Detektormoduls [18]		
5.1	schematische Darstellung des Versuchsaufbaus zur Inbetriebnahme des Helix-Chips		
5.2	Relevanter Teil der Elektronik zur Pegelwandlung		
5.3	Phasenbeziehungen zwischen FcsTp und Sclk. Hier sind vier verschiedene Varianten gezeigt, die durch das Programm helixv2run.C realisiert werden konnten. Die ersten beiden Varianten (von links) erzeugten am Ausgang des Chips eine Treppenstufenfunktion.		
5.4	Erste Aufnahmen mit dem Oszilloskop, bei denen die Ausgabe der Treppenstufenfunktion zu sehen war.		
5.5	schematischer Versuchsaufbau		
5.6	Zusammenschaltung der einzelnen Komponenten mit Dual-Timern und logischen Verknüpfungen, wodurch die Signale Sclk/Rclk, TrigIn, FcsTp und NotReset realisiert werden		
5.7	Durch Schaltung generierte Sclk/Rclk, FcsTp, TrigIn und NotReset. Der hellblaue Kasten symbolisiert die Clock-Pulse des Frequenzgenerators, die durch ein einkommendes Triggersignal gesperrt werden. Das Triggersignal (blau) erzeugt einen Sclk/Rclk-Puls. Durch das Triggersignal startet der Sequencer und gibt 2016 Clock-Pulse (grün) aus. Anschließend erzeugt der Frequenzgenerator wieder Clock-Pulse (hellblau)		
6.1	Digitalisierte Rohdaten zweier Helix-Chips im Daisy-Chain		
6.2	Ein Rohdaten-Event (schwarz) zum Mittelwert (rot) über 1000 Events und die zugehörige Standardabweichung (grün)		
6.3	Von einem Event aufbereitete Rohdaten; die roten Pfeile kennzeichnen Kanalbereiche, die aufgrund erhöhter Standardabweichung auf Null gesetzt wurden.		
6.4	Ausgabe der Treppenstufenfunktion eines Helix-Chips-Paars im Daisy-Chain-Modus (in Abb. links), vergrößerter Ausschnitt aus der Treppen-		
	stufenfunktion (in Abb. rechts)		

6.5	entsprechen den fünf differentiellen Ausgangsleitungen eines Detektors, wobei zwei Helix-Chips als Paar im Daisy-Chain-Modus betrieben wurden. In diesem Beispiel wurden drei TrigIn-Signale gegeben, sodass jedes Chip-	50
6.6	Paar dreimal ausgelesen wurde	59
6.7	(128 Streifen÷4 Stufen ×2 Events = 64 Einträge)	61
6.8	Pulsbreite von Sclk und FcsTp betrug jeweils 200 ns	62
	von Sclk betrug 200 ns und für FcsTp 400 ns	63
6.9 6.10	Pulshöhe in Abhängigkeit des Registerwerts <i>Ipre</i>	63
	torspannung (rote Kurve)	64
6.11	50 Hz (rote Kurve), 10 Hz (schwarze Kurve), 1 Hz (grüne Kurve)	65
7.1 7.2	einzelnes Event, das einen Myontreffer enthält	67
7.3	mit einem gekühlten Detektor aufgenommen	68
7.4	entspricht der auf die Myontrefferverteilung skalierten Standardabweichung. Signal-zu-Rausch-Verhältnis (Abb. links) für eine Messung mit den Parametern: Detektorspannung (Labornetzgerät) 120 V, Latency 3; Detektor ungekühlt (ca. +25 ° <i>C</i> )	69
	Signal-zu-Rausch-Verhältnis (Abb. rechts) für eine Messung mit den Parametern: Detektorspannung (iseg-Hochspannungsnetzgerät) 140 V, Latency 4; Detektor gekühlt (ca. +5 ° <i>C</i> )	70
	Detektor gekunn (ca. +3 C)	70
8.1 8.2	Schaltplan zur Erzeugung der CMOS-Signale	85 86

## **Tabellenverzeichnis**

4.1	Registerwerte	34
6.1	Anzahl der funktionierenden Chips und Anzahl der auf FcsTp reagierenden Chips der Module KS3, KS4, KS6 und KS10	60
	Pinbelegung n-Seite	

Pin	Туре	Beschreibung
1. notAout1	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout1
2. Aout1	Ausgang	serielles analoges Ausgangssignal
3. notAout2	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout2
4. Aout2	Ausgang	serielles analoges Ausgangssignal
5. notAout3	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout3
6. Aout3	Ausgang	serielles analoges Ausgangssignal
7. notAout4	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout4
8. Aout4	Ausgang	serielles analoges Ausgangssignal
9. notAout5	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout5
10. Aout5	Ausgang	serielles analoges Ausgangssignal
11. V-bias-high	Eingang	Detektorspannung
12. Vss-ref	Eingang	+2V, über einen 22k Widerstand wird daraus I-ref als interne Referenz
13. Gnd	Versorgung	0V, Masse
14. Gnd	Versorgung	0V, Masse
15. Gnd	Versorgung	0V, Masse
16. Vssa	Versorgung	-2V, negative Spannungsversorgung für analog Teil
17. Vssa	Versorgung	-2V, negative Spannungsversorgung für analog Teil
18. Vdda	Versorgung	+2V, positive Spannungsversorgung für analog Teil
19. Vdda	Versorgung	+2V, positive Spannungsversorgung für analog Teil
20. Vddd	Versorgung	+2V, positive Spannungsversorgung für digital Teil
21. Vssd	Versorgung	-2V, nagative Spannungsversorgung für digital Teil
22. notReset	Eingang (CMOS)	active low level Signal zum löschen der Pipeline
23. notTrigIn	Eingang (LVDS)	active low level Trigger für Auslese
24. TrigIn	Eingang (LVDS)	active high level Trigger für Auslese

Pin	Туре	Beschreibung	
25. notRclk	Eingang (LVDS)	active low level Clock für Multiplexer	
26. Rclk	Eingang (LVDS)	active high level Clock für Multiplexer	
27. notSclk	Eingang (LVDS)	active low level Sampling-Clock, die steigende Flanke bestimmt den Abtast-Zeitpunkt	
28. Sclk	Eingang (LVDS)	active high level Sampling-Clock, die fallende Flanke bestimmt den Abtast-Zeitpunkt	
29. Load	Eingang (CMOS)	active high level Signal für Serielles Interface, Ende eines Datenwords	
30. FcsTp	Eingang (CMOS)	active high level Testpulse, die steigende Flanke bestimmt den Zeitpunkt der Ladungsinjektion	

 Tabelle 8.1: Pinbelegung n-Seite

Pin	Type	Beschreibung
1. notAout1	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout1
2. Aout1	Ausgang	serielles analoges Ausgangssignal
3. notAout2	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout2
4. Aout2	Ausgang	serielles analoges Ausgangssignal
5. notAout3	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout3
6. Aout3	Ausgang	serielles analoges Ausgangssignal
7. notAout4	Ausgang	serielles analoges Dummyausgangssignal, sollte abgezogen werden von Aout4
8. Aout4	Ausgang	serielles analoges Ausgangssignal
9. Gnd	Versorgung	0V, Masse
10. Gnd	Versorgung	0V, Masse
11. Gnd	Versorgung	0V, Masse
12. Vss-ref	Eingang	+2V, über einen 22k Widerstand wird daraus I-ref als interne Referenz
13. Vdda	Versorgung	+2V, positive Spannungsversorgung für analog Teil
14. Vdda	Versorgung	+2V, positive Spannungsversorgung für analog Teil
15. V-bias-low	Eingang	Detektorspannung
16. Vssa	Versorgung	-2V, negative Spannungsversorgung für analog Teil
17. Vssa	Versorgung	-2V, negative Spannungsversorgung für analog Teil
18. Vssd	Versorgung	-2V, nagative Spannungsversorgung für digital Teil
19. Vddd	Versorgung	+2V, positive Spannungsversorgung für digital Teil

Pin	Туре	Beschreibung	
20. notReset	Eingang (CMOS)	active low level Signal zum löschen der Pipeline	
21. Load	Eingang (CMOS)	active high level Signal für Serielles Interface, Ende eines Datenwords	
22. Sclk	Eingang (LVDS)	active high level Sampling-Clock, die fallende Flanke bestimmt den Abtast-Zeitpunkt	
23. notSclk	Eingang (LVDS)	active low level Sampling-Clock, die steigende Flanke bestimmt den Abtast-Zeitpunkt	
24. Rclk	Eingang (LVDS)	active high level Clock für Multiplexer	
25. notRclk	Eingang (LVDS)	active low level Clock für Multiplexer	
26. notTrigIn	Eingang (LVDS)	active low level Trigger für Auslese	
27. TrigIn	Eingang (LVDS)	active high level Trigger für Auslese	
28. FcsTp	Eingang (CMOS)	active high level Testpulse, die steigende Flanke bestimmt den Zeitpunkt der Ladungsinjektion	
29. PT(1)	Ausgang	Temperatursensor	
30. PT(2)	Ausgang	Temperatursensor	

**Tabelle 8.2:** Pinbelegung p-Seite

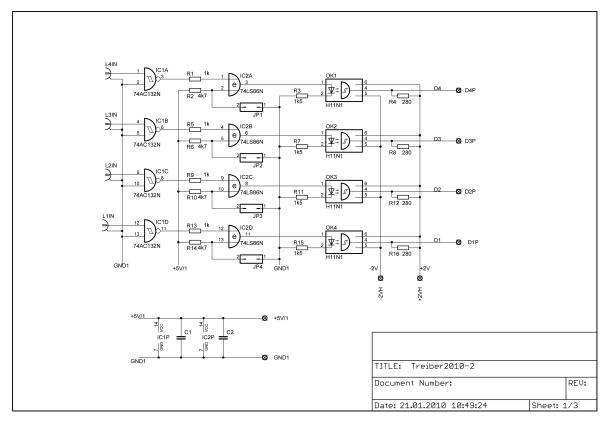


Abbildung 8.1: Schaltplan zur Erzeugung der CMOS-Signale

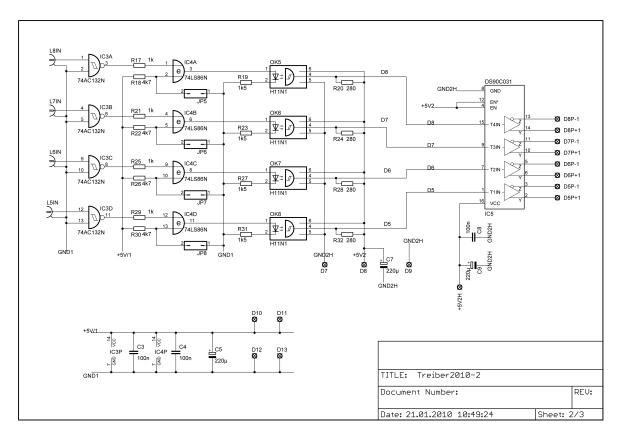


Abbildung 8.2: Schaltplan zur Erzeugung der LVDS-Signale

## Selbstständigkeitserklärung

Ich versichere, dass ich diese Arbeit selbststä angegebenen Quellen und Hilfsmittel benutzt hab	_
München,	Unterschrift

## **Danksagung**

Am Ende meiner Diplomarbeit möchte ich mich ganz herzlich bei all denen bedanken, die mich unterstützt haben:

- Prof. Dr. Otmar Biebel für die gute Betreuung meiner Diplomarbeit und für die Zeit, die er sich für mich genommen hat. Er hatte stets ein offenes Ohr, wenn ich mit einem Problem zu ihm kam.
- Dr. Ralf Hertenberger dafür, dass er meine Diplomarbeit betreut hat und mir viele gute Ratschläge zuteil werden ließ.
- Prof. Dr. Christian Kiesling für das Erstellen des Zweitgutachtens.
- Prof. Dr. Dorothee Schaile dafür, dass ich meine Diplomarbeit an ihrem Lehrstuhl machen durfte.
- Dr. Christian Bauer für die hilfreichen Informationen, die er mir gegeben hat.
- Dr. Iris Abt für die Detektormodule aus dem HERA-B Experiment und für ihren guten Zuspruch.
- Dr. Otto Schaile, der für alle Computerprobleme stets eine Lösung fand.
- Herrn Karg aus der Elektronikwerkstatt, der sich die Zeit genommen hat, die benötigte Elektronik anzufertigen.
- Thomas Langer und Stefanie Adomeit für die gegenseitige Unterstützung während des gesamten Studiums.
- André Zibel für seine Hilfe beim Programmieren.
- Jona Bortfeldt für die Hilfe beim Aufbau der Detektorkühlung.

Ein ganz herzlicher Dank gilt meiner Mutter Milena Braun, meinem Vater Hermann Kopatsch und meinem Stiefvater Hans Braun, die mir mein Physikstudium ermöglicht haben. Vielen Dank auch meiner Schwester Christine Kopatsch für ihre moralische Unterstützung während des gesamten Studiums. Ein besonderer Dank gilt meiner Freundin Sabine Baumann, die mir durch ihre liebevolle Art stets den Rücken gestärkt hat.